

**JOVAN ĐORĐEVIĆ
BOŠKO NIKOLIĆ
ZAHARIJE RADIVOJEVIĆ**

**OSNOVI RAČUNARSKE
TEHNIKE I**

PRAKTIKUM

Beograd 2004.

PREDGOVOR

Ova knjiga je osnovni udžbenik za Praktikum iz Osnova računarske tehnike I. Knjiga sadrži kratak opis Sistema za projektovanje i simulaciju prekidačkih mreža i osnovnih kombinacionih i sekvencijalnih prekidačkih modula. Studenti treba da korišćenjem Sistema za projektovanje i simulaciju prekidačkih mreža najpre isprojektuju strukturne šeme datih kombinacionih i sekvencijalnih prekidačkih modula i da zatim izvrše njihovu simulaciju.

Autori su korišćenjem Sistema za projektovanje i simulaciju prekidačkih mreža isprojektovali strukturne šeme svih datih kombinacionih i sekvencijalnih prekidačkih modula i uspešno izvršili njihovu simulaciju. Međutim, Sistem za projektovanje i simulaciju prekidačkih mreža je još u fazi razvoja i mogući su određeni problemi. Pored toga ova knjiga je napisana u veoma kratkom vremenskom periodu i moguće su i pored izvršenih provera određene greške. Autori će biti zahvalni svima onima koji budu ukazali na otkrivene greške. Takođe su dobrodošle i sve sugestije oko mogućeg poboljšanja i Sistema za projektovanje i simulaciju prekidačkih mreža i materijala datog u ovoj knjizi.

Autori

Beograd

28.04.2004.

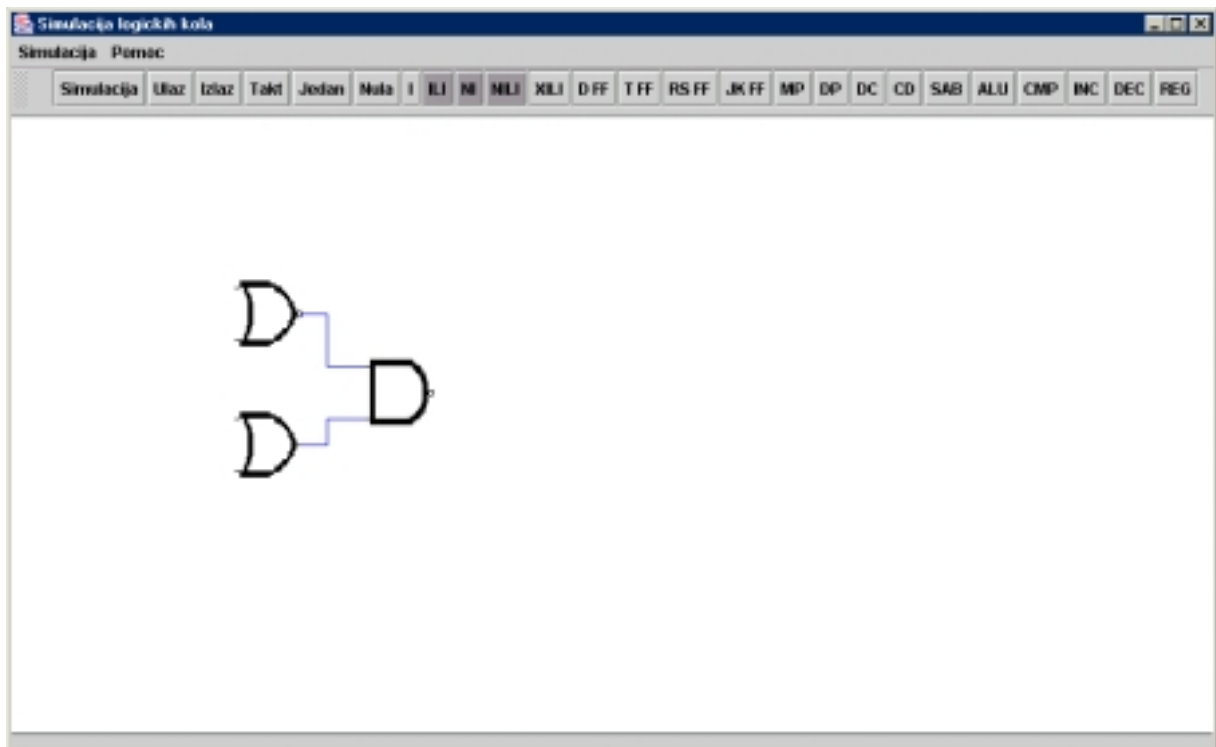
SADRŽAJ

PREDGOVOR.....	1
SADRŽAJ	3
1 SISTEM ZA PROJEKTOVANJE I SIMULACIJU PREKIDAČKIH MREŽA	7
1.1 UPRAVLJAČKI DEO	8
1.1.1 MENI	8
1.1.2 KOMANDNA DUGMAD	8
1.2 POVRŠINA ZA RAD	9
2 MULTIPLESER.....	12
2.1 MULTIPLESER MP4/1 SA ČETIRI ULAZA I JEDNIM IZLAZOM	12
2.2 MULTIPLESER MP16/1 SA 16 ULAZA I JEDNIM IZLAZOM	13
3 DEMULTIPLESER	15
3.1 DEMULTIPLESER DP1/4 SA JEDNIM ULAZOM I ČETIRI IZLAZA	15
3.2 DEMULTIPLESER DP1/16 SA JEDNIM ULAZOM I 16 IZLAZA	16
4 DEKODER	18
4.1 DEKODER DC2/4 SA DVA ULAZA I ČETIRI IZLAZA	18
4.2 DEKODER DC4/16 SA ČETIRI ULAZA I 16 IZLAZA	19
5 KODER.....	21
5.1 KODER DC4/2 SA ČETIRI ULAZA I DVA IZLAZA	21
5.2 KODER CD16/4 SA 16 ULAZA I ČETIRI IZLAZA	23
6 SABIRAČ.....	25
6.1 JEDNORAZREDNI FC SABIRAČ	25
6.2 ČETVORORAZREDNI ADD4CR SABIRAČ SA SERIJSKIM PRENOSOM	26
6.3 ČETVORORAZREDNI SABIRAČ ADD4CG SA GRUPNIM PRENOSOM	28
7 ARITMETIČKO LOGIČKA JEDINICA	33
7.1 ČETVORORAZREDNA ARITMETIČKA JEDINICA ARI/4	33
7.2 ČETVORORAZREDNA LOGIČKA JEDINICA LOG/4	35
7.3 ČETVORORAZREDNA ARITMETIČKO LOGIČKA JEDINICA ALU/4	39
7.4 ŠESNAESTORAZREDNA ARITMETIČKO LOGIČKA JEDINICA ALU/16	42
8 KOMPARATOR	45
8.1 JEDNORAZREDNI KOMPARATOR CMP/1	45
8.2 ČETVORORAZREDNI KOMPARATOR CMP/4	46
8.3 ŠESNAESTORAZREDNI KOMPARATOR CMP/16	48
9 FLIP-FLOP	50
1.1 FLIP-FLOPOVI SA NI ELEMENTIMA	50
9.1.1 D FLIP-FLOP	50
9.1.2 T FLIP-FLOP	51

9.1.3	RS FLIP-FLOP	52
9.1.4	JK FLIP-FLOP	53
9.2	FLIP-FLOPOVI SA NILI ELEMENTIMA	54
9.2.1	D FLIP-FLOP	54
9.2.2	T FLIP-FLOP	55
9.2.3	RS FLIP-FLOP	56
9.2.4	JK FLIP-FLOP	58
10	REGISTAR	60
10.1	JEDNORAZREDNI REGISTAR	60
10.1.1	JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA D TIPA	60
10.1.2	JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA T TIPA	61
10.1.3	JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA RS TIPA	62
10.1.4	JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA JK TIPA	63
10.2	ČETVORORAZREDNI REGISTAR	64
10.3	ŠESNAESTORAZREDNI REGISTAR	66
11	BROJAČ	69
11.1	JEDNORAZREDNI BROJAČ	69
11.1.1	JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA D TIPA	69
11.1.2	JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA T TIPA	70
11.1.3	JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA RS TIPA	71
11.1.4	JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA JK TIPA	72
11.2	ČETVORORAZREDNI BROJAČ	73
11.3	ŠESNAESTORAZREDNI BROJAČ	75
12	LITERATURA	79

1 SISTEM ZA PROJEKTOVANJE I SIMULACIJU PREKIDAČKIH MREŽA

U ovoj glavi se daje prikaz sistema za projektovanje i simulaciju prekidačkih mreža (slika 1).



Slika 1 Osnovni ekran sistema

Ovaj softverski sistem korisniku omogućava projektovanje proizvoljne prekidačke mreže pomoću osnovnih logičkih kola i simulaciju projektovanog modula. Korisnik ima na raspolaganju kombinacione i sekvencijalne elemente koje može na proizvoljan način povezivati.

Sistem se izvršava u okviru standardnog Windows prozora. Na taj način su zadržane sve osobine ove vrste prozora, kao što su mogućnost menjanja veličine prozora, minimizacija prozora na statusnu liniju, aktiviranje prozora sa statusne linije. Sa ovim opcijama je većina korisnika upoznato, pa je na taj način i olakšan rad sa softverskim sistemom.

Softverski sistem je implementiran u programskom jeziku Java. Pored verzije opisane u ovom priručniku, razvijena je i Internet verzija. Internet adresa sa koje se može pokrenuti ova verzija sistema je <http://peg-server.etf.bg.ac.yu:8080/simloko/Simloko.html>.

Nakon pokretanja softverskog sistema pojavljuje se osnovni ekran sistema (slika 1). Ovaj ekran je prisutan tokom samog rada i sastoji se iz dva dela. Prvi, manji, deo je upravljački deo, a drugi, veći, površina za rad.

U daljem tekstu je dato objašnjenje svih opcija i mogućnosti ova dva dela osnovnog prozora.

1.1 UPRAVLJAČKI DEO

Upravljački deo osnovnog prozora se sastoji od menija i komandnih dugmadi.

1.1.1 MENI

Meni čine stavke **Simulacija** i **Pomoc**. Svaka stavka se pokreće pritiskom miša na ime stavke.

U okviru stavke **Simulacija** raspoložive opcije su: **Nova simulacija**, **Snimi simulaciju**, **Snimi kao ...**, **Otvori snimljenu simulaciju**, **Kraj**. Svaka opcija se pokreće aktiviranjem određene stavke, pa pritiskom miša na ime opcije.

Pokretanjem opcije **Nova simulacija** briše se površina za rad i omogućava se projektovanje nove prekidačke mreže. Treba napomenuti da se pokretanjem ove opcije gube sve promene na dotadašnjoj simulaciji, od poslednje snimanja konteksta simulacije do trenutka pokretanja opcije **Nova simulacija**.

Pokretanjem opcije **Snimi simulaciju** omogućava snimanje konteksta trenutne aktivne prekidačke mreže u dokument. Kada se prvi put pokrene ova opcija, u okviru neke simulacije, otvara se standardni Windows prozor za snimanje dokumenata. Korisnik bira željeni direktorijum i ime dokumenta (sa proizvoljnom ekstenzijom). Pri narednim pokretanjima ove opcije sistem automatski snima trenutni kontekst prekidačke mreže u već definisani dokument, koji je korisnik izabrao pri prvom pokretanju opcije **Snimi simulaciju**.

Pokretanjem opcije **Snimi kao ...** omogućava se snimanje konteksta ranije snimljene prekidačke mreže u novi dokument. Za razliku od prethodno opisane opcije, pri svakom pokretanju ove opcije pojavljuje se standardni Windows prozor za snimanje dokumenta i korisnik bira direktorijum i ime za novi dokument.

Pokretanjem opcije **Otvori snimljenu simulaciju** omogućava se rad na ranije projektovanoj i snimljenoj prekidačkoj mreži. Kada se pokrene ova opcija pojavljuje se standardni Windows prozor za izbor dokumenta. Korisnik bira direktorijum i u okviru njega željeni dokument.

Pokretanjem opcije **Kraj** korisnik završava sa radom i izlazi iz softverskog sistema. Sve promene u dizajnu trenutno aktivne prekidačke mreže, koje su izvršene od trenutka poslednjeg snimanja konteksta biće izgubljene.

U okviru stavke **Pomoc** raspoložive opcije su **O sistemu** i **Pomoc**.

Pokretanjem opcije **O sistemu** dobija se novi prozor sa osnovnim podacima o softverskom sistemu.

Pokretanjem opcije **Pomoc** dobijaju se osnovne informacije o korišćenju softverskog sistema.

1.1.2 KOMANDNA DUGMAD

Ispod opisanog menija nalazi se niz komandnih dugmadi: **Simulacija**, **Ulaz**, **Izlaz**, **Takt**, **Jedan**, **Nula**, **I**, **ILI**, **NI**, **NILI**, **XILI**, **D FF**, **T FF**, **RS FF**, **JK FF**, **MP**, **DP**, **DC**, **CD**, **SAB**, **ALU**, **CMP**, **INC**, **DEC**, **REG**. Svako dugme se aktivira pritiskom miša na površinu dugmeta.

Dugme **Simulacija** služi za pokretanje simulacije realizovane prekidačke mreže. Ponovnim pritiskom na ovo dugme simulacija se zaustavlja.

Dugmad **Ulaz** i **Izlaz** služi za dodavanje na površinu za rad elemenata koji predstavljaju ulazni, odnosno izlazni signal u prekidačkoj mreži.

Dugme **Takt** omogućava dodavanje elementa koji predstavlja i simulira sistemski takt.

Dugmad **I, ILI, NI, NILI, XILI**, omogućavaju dodavanje na površinu za rad novih osnovnih kombinacionih elemenata koji simuliraju funkcije i , lli , ni , $nili$, ekskluzivno ili.

Dugmad **D FF, T FF, RS FF, JK FF**, omogućavaju dodavanje na površinu za rad novih osnovnih sekvencijalnih elemenata koji simuliraju funkcije D flip flop, T flip flop, RS flip flop, JK flip flop.

Dugmad **MP, DP, DC, CD, SAB, ALU, CMP** omogućavaju dodavanje na površinu za rad novih standardnih kombinacionih modula koji simuliraju funkcije multiplekser, demultiplekser, dekodek, koder, sabirač, aritmetičko logička jedinica, komparator.

Dugmad **INC, DEC, REG** omogućavaju dodavanje na površinu za rad novih standardnih sekvencijalnih modula koji simuliraju funkcije inkrementer, dekrementer, registar.

Pritiskom na određeno dugme, umesto sive boje dugme dobija tamnu boju. Ponovnim pritiskom na isto dugme, opet se dobija siva boja. Na ovaj način korisnik kontroliše da li je pravilno aktivirao dugme i ima mogućnost poništavanja poslednje akcije.

1.2 POVRŠINA ZA RAD

Površina za rad služi za crtanje samog dizajna prekidačke mreže. Osnovne operacije koje se mogu na ovoj površini izvršavati su: dodavanje novog objekta, uspostavljenje veze između izlaza jednog elementa i ulaza drugog elementa, postavljanje određenog ulaznog signala na logičku jedinicu, odnosno logičku nulu, pomeranje objekta, brisanje objekta ili veze, i simulacija pomeračke mreže.

Dodavanje novog objekta se izvršava pritiskom na komandno dugme sa imenom elementa koji se želi dodati. Nakon aktiviranja nekog dugmeta prelaskom kurzora miša na površinu za rad željeni element se automatski pojavljuje na površini za rad. Korisnik mišem pozicionira objekat na željeno mesto i pritiskom miša tu ga i zadržava.

Objekat koji se može dodavati na površinu za rad mora biti tipa: logički element, ulazni ili izlazni element ili takt. Logički elementi na površini za rad izgledaju kao simboli na slikama koji se pojavljuju u zadacima u narednim poglavljima ovog priručnika. Kratke linije sa leve strane elementa označavaju ulazne linije, a kratke linije sa desne strane označavaju izlazne linije logičkog elementa (slike 2 i 3). Kod složenih elemenata (kao što je multiplekser ili registar) ulazne linije odozgo na dole se poklapaju sa ulaznim linijama na slikama sa vežbi. Na primer, na slici 2 je data slika logičkog elementa multiplekser koji se pojavljuje na površini za rad, a na slici 5 grafički simbol koji se pojavljuje u zadacima za vežbu. Redosled ulaznih signala odozgo na dole je $E, I_3, I_2, I_1, I_0, x_1$ i x_0 . Na slici 3 je dat primer jednorazrednog sabirača gde je redosled ulaznih signala odozgo na dole A_i, B_i i C_i dok je redosled izlaznih signala odozgo na dole F_i i C_{i+1} . Ulazni element ima jednu izlaznu liniju, dok izlazni element ima jednu ulaznu liniju. Ova dva elementa mogu imati dva oblika. Jedan je kada imaju aktivnu vrednost, drugi kada imaju neaktivnu vrednost (slika 4). Aktivna vrednost ulaznog elementa se dobija kada se mišem klikne na njegovu površinu tokom simulacije. Ako se ponovo mišem klikne na ovaj element on će postati neaktivan. Na slici 4 gornji par ulaznog i izlaznog elementa je neaktivan, dok je gornji par aktivan, pa se mogu uočiti razlike kod

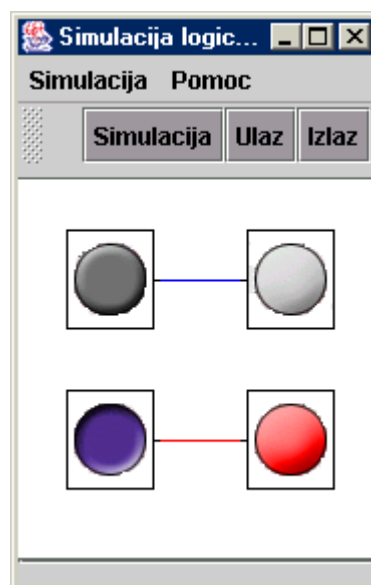
aktivnog i neaktivnog oblika ovih elemenata. Kod elementa sistemskog takta postoji jedna izlazna linija.



Slika 2 Multiplekser na površini za rad



Slika 3 Jednorazredni sabirač na površini za rad



Slika 4 Ulazni i izlazni element - sa neaktivnom i aktivnom vrednošću

Između izlaza bilo kog elementa i ulaza bilo kog elementa može se uspostaviti veza. Veza se uspostavlja tako što se mišem klikne na željeni izlaz. Zatim se miš pomera po najboljoj

putanji do željenog ulaza. Tokom crtanja veze između ulaza i izlaza, svako aktiviranje miša stvara prelomnu tačku, tako da se može nacrtati linija proizvoljnog oblika. Kada se mišem pozicionira na željeni ulaz aktiviranje miša će označiti da je tu kraj veze. Na identičan način veza se može uspostaviti i između ulaznog elementa ili takta i ulaza nekog elementa, odnosno između izlaza nekog elementa i izlaznog elementa.

Softverski sistem dozvoljava da se određeni ulaz nekog logičkog elementa postavi na logičku jedinicu, odnosno nulu. Potrebno je u upravljačkom delu prozora aktivirati komandno dugme **Jedan**, odnosno komandno dugme **Nula**. Nakon aktiviranja dugmeta potrebno je mišem se pozicionirati na željeni ulaz i aktiviranjem miša na ulazu će se pojaviti broj 1, odnosno 0. U proizvoljnom trenutku tokom rada može se poništiti opisana akcija tako što se mišem aktivira broj 1, odnosno 0, i na tastaturi pritisne taster za brisanje. Označeni broj će nestati.

Objekat tipa logički element, ulazni ili izlazni element ili takt mogu se pomerati i nakon početnog pozicioniranja. Potrebno je mišem kliknuti na objekat koji se želi pomeriti, i dok je kurzor miša na površini objekta, pritisnuti levi taster miša i pomerati ga do nove pozicije. Kada se objekat pomeri na željenu poziciju potrebno je samo otpustiti levi taster miša i objekat će promeniti svoju poziciju.

Svaki objekat koji se doda na površinu za rad, bez obzira da li se radi o logičkom elementu, vezi, ulaznom ili izlaznom elementu ili taktu, briše se na identičan način. Potrebno je mišem se pozicionirati na željeni objekat, pritisnuti levi taster miša. Objekat će biti označen, pa je potrebno na tastaturi pritisnuti taster za brisanje. Označeni objekat će nestati.

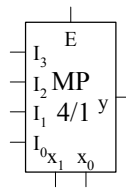
Kada se realizuje željena prekidačka mreža ili jedan deo mreže može se pokrenuti njena simulacija. Nakon pokretanja simulacije signal takta u definisanim vremenskim razmacima postaje aktivan, odnosno neaktivan. Svaki ulazni signal dobija definisanu aktivnu ili neaktivnu vrednost. Na osnovu vrednosti ulaznih elemenata i funkcija korišćenih logičkih elemenata svaka veza postaje aktivna ili neaktivna. Ako veza ima aktivnu vrednost tada njena boja postaje crvena, a ako veza ima neaktivnu vrednost boja veze je plava. Simulacija se može u proizvoljnom trenutku prekinuti, uraditi određene modifikacije u dizajnu prekidačke mreže i ponovo nastaviti sa simulacijom.

2 MULTIPLEKSER

Razmatra se multiplekser MP4/1 sa četiri ulaza i jednim izlazom i multiplekser MP16/1 sa 16 ulaza i jednim izlazom.

2.1 MULTIPLEKSER MP4/1 SA ČETIRI ULAZA I JEDNIM IZLAZOM

Razmatra se standardni kombinacioni modul multiplekser MP4/1 sa četiri ulaza i jednim izlazom čiji je grafički simbol dat na slici 5.



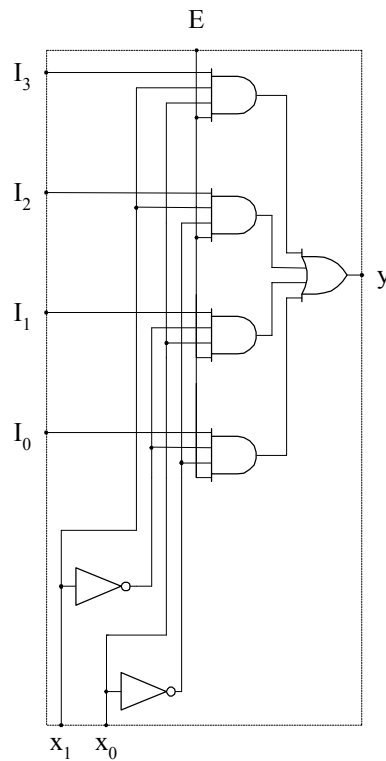
Slika 5 Grafički simbol multipleksera MP4/1

Zakon funkcionisanja multipleksera MP4/1 je dat na slici 6.

$$y = \bar{x}_1\bar{x}_0I_0E + \bar{x}_1x_0I_1E + x_1\bar{x}_0I_2E + x_1x_0I_3E$$

Slika 6 Zakon funkcionisanja multipleksera 4/1

Strukturna šema multipleksera MP4/1 je data na slici 7.



Slika 7 Strukturna šema multipleksera MP4/1

ZADATAK 1. Realizovati strukturnu šemu multipleksera MP4/1 prema slici 7, dovesti na ulaze $I_3, I_2, I_1, I_0, x_1, x_0$ i E vrednosti iz tabele 1 i popuniti u tabeli vrednosti za y.

I_3	I_2	I_1	I_0	x_1	x_0	E	y
0	0	0	1	0	0	0	
0	0	1	0	0	0	0	
0	0	0	1	0	0	1	
0	0	1	0	0	1	1	
0	0	0	0	0	1	1	
0	0	0	0	0	1	1	
0	0	0	0	0	1	1	
0	0	0	0	0	1	1	
0	0	0	0	1	0	1	
0	0	0	0	1	0	1	
0	0	0	0	1	0	1	
0	0	0	0	1	1	1	
0	0	0	0	1	1	1	
0	0	0	0	1	1	1	
0	0	0	0	1	1	1	
0	0	0	0	1	1	1	

Tabela 1 Multiplekser 4/1

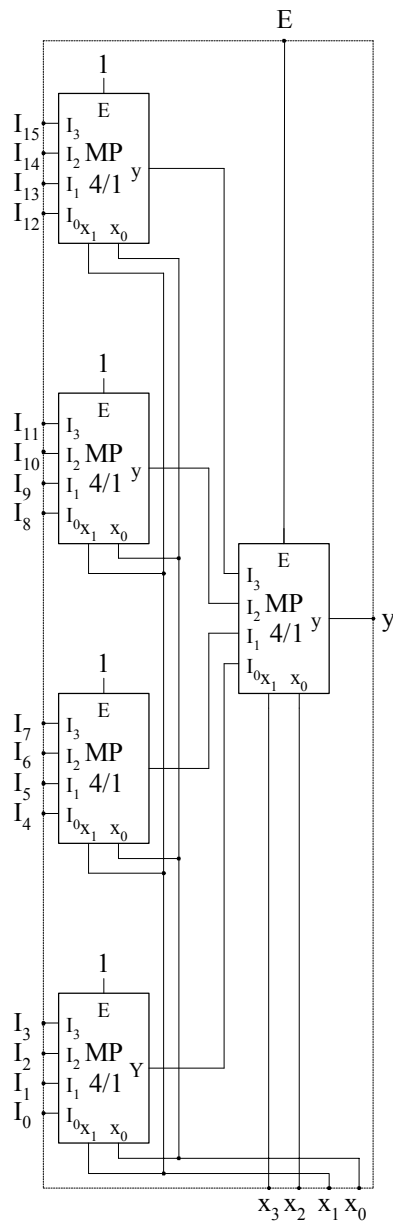
2.2 MULTIPLEKSER MP16/1 SA 16 ULAZA I JEDNIM IZLAZOM

Strukturna šema multipleksera MP16/1 realizovanog sa multiplekserima MP4/1 je data na slici 8.

ZADATAK 2. Realizovati strukturnu šemu multipleksera MP16/1 prema slici 7, dovesti na ulaze $I_{15}, I_{14}, I_{13}, I_{12}, I_{11}, I_{10}, I_9, I_8, I_7, I_6, I_5, I_4, I_3, I_2, I_1, I_0, x_3, x_2, x_1, x_0$ i E, vrednosti iz tabele 2 i popuniti u tabeli vrednosti za y.

I_{15}	I_{14}	I_{13}	I_{12}	I_{11}	I_{10}	I_9	I_8	I_7	I_6	I_5	I_4	I_3	I_2	I_1	I_0	x_3	x_2	x_1	x_0	E	y
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	
1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	0	1	0	1	1	
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	1	0	1	1	
1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	0	1	0	1	
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	

Tabela 2 Multiplekser MP16/1



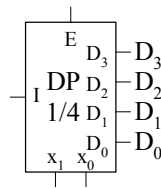
Slika 8 Strukturna šema multipleksera MP16/1 realizovanog sa multiplekserima MP4/1

3 DEMULTIPLESER

Razmatra se demultiplekser DP1/4 sa jednim ulazom i četiri izlaza i demultiplekser DP1/16 sa jednim ulazom i 16 izlaza.

3.1 DEMULTIPLESER DP1/4 SA JEDNIM ULAZOM I ČETIRI IZLAZA

Razmatra se standardni kombinacioni modul demultiplekser DP1/4 sa jednim ulazom i četiri izlaza čiji je grafički simbol dat na slici 9.



Slika 9 Grafički simbol demultipleksera DP1/4

Zakon funkcionisanja demultipleksera DP1/4 je dat na slici 10.

$$\begin{aligned} D_0 &= \bar{x}_1 \bar{x}_0 I E \\ D_1 &= \bar{x}_1 x_2 I E \\ D_2 &= x_1 \bar{x}_0 I E \\ D_3 &= x_1 x_0 I E \end{aligned}$$

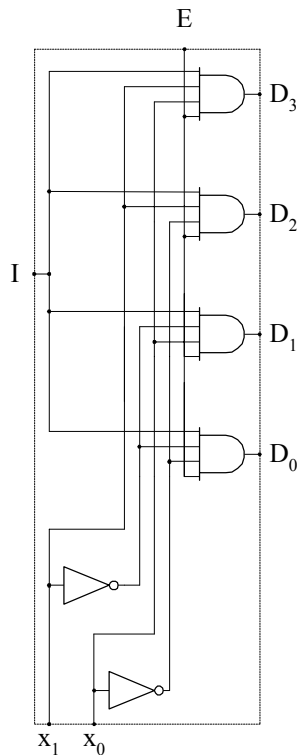
Slika 10 Zakon funkcionisanja demultipleksera DP1/4

Strukturna šema demultipleksera DP1/4 je data na slici 11.

ZADATAK 1. Realizovati strukturnu šemu demultipleksera DP1/4 prema slici 11, dovesti na ulaze I, x_1 , x_0 i E, vrednosti iz tabele 3 i popuniti u tabeli vrednosti za D_3 , D_2 , D_1 , i D_0 .

I	x_1	x_0	E	D_3	D_2	D_1	D_0
0	0	0	0				
1	0	0	0				
0	0	0	1				
0	0	1	1				
0	1	0	1				
0	1	1	1				
1	0	0	1				
1	0	1	1				
1	1	0	1				
1	1	1	1				

Tabela 3 Demultiplekser DP1/4



Slika 11 Strukturna šema demultipleksa 1/4

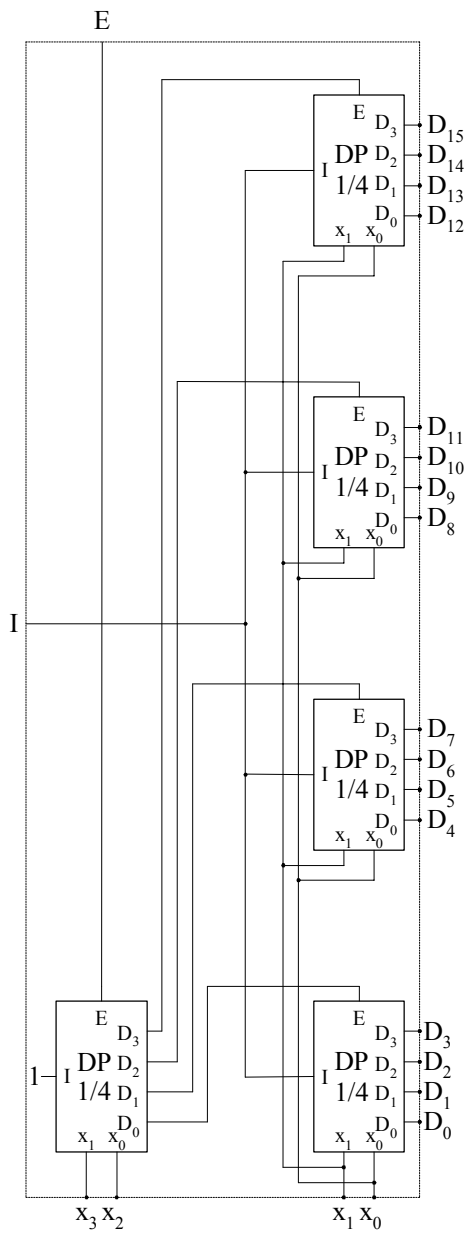
3.2 DEMULTIPLESER DP1/16 SA JEDNIM ULAZOM I 16 IZLAZA

Strukturna šema demultipleksa DP1/16 realizovanog sa demultiplekserima DP1/4 je data na slici 12.

ZADATAK 2. Realizovati strukturnu šemu demultipleksa 1/16 prema slici 12, dovesti na ulaze I, x_3 , x_2 , x_1 , x_0 i E vrednosti iz tabele 4 i popuniti u tabeli vrednosti za D_{15} , D_{14} , D_{13} , D_{12} , D_{11} , D_{10} , D_9 , D_8 , D_7 , D_6 , D_5 , D_4 , D_3 , D_2 , D_1 i D_0 .

I	x_3	x_2	x_1	x_0	E	D_{15}	D_{14}	D_{13}	D_{12}	D_{11}	D_{10}	D_9	D_8	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
1	0	0	0	0	0																
0	1	1	1	1	0																
0	0	0	0	0	1																
1	0	0	0	0	1																
0	0	1	0	1	1																
1	0	1	0	1	1																
0	1	0	1	0	1																
1	1	0	1	0	1																
0	1	1	1	1	1																
1	1	1	1	1	1																

Tabela 4 Demultiplekser 1/16



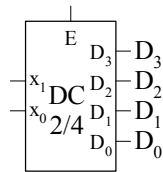
Slika 12 Strukturna šema demultipleksa 1/16 realizovanog pomoću demultipleksa 1/4

4 DEKODER

Razmatra se dekodер DC2/4 sa dva ulaza i četiri izlaza i dekodер DC4/16 sa dva ulaza i 16 izlaza.

4.1 DEKODER DC2/4 SA DVA ULAZA I ČETIRI IZLAZA

Razmatra se standardni kombinacioni modul dekodер DC2/4 sa dva ulaza i četiri izlaza čiji je grafički simbol dat na slici 13.



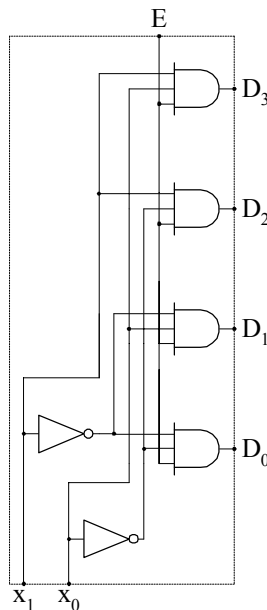
Slika 13 Grafički simbol dekodera DC2/4

Zakon funkcionisanja dekodera DC2/4 je dat na slici 14.

$$\begin{aligned} D_0 &= \bar{x}_1 \bar{x}_0 E \\ D_1 &= \bar{x}_1 x_2 E \\ D_2 &= x_1 \bar{x}_0 E \\ D_3 &= x_1 x_0 E \end{aligned}$$

Slika 14 Zakon funkcionisanja dekodera DC2/4

Strukturna šema dekodera DC2/4 je data na slici 15.



Slika 15 Strukturna šema dekodera DC2/4

ZADATAK 1. Realizovati strukturnu šemu dekodera DC2/4 prema slici 15, dovesti na ulaze x_1 , x_0 i E vrednosti iz tabele 5 i popuniti u tabeli vrednosti za D_3 , D_2 , D_1 i D_0 .

x_1	x_0	E	D_3	D_2	D_1	D_0
0	0	0				
0	0	0				
0	0	1				
0	1	1				
1	0	1				
1	1	1				
0	0	1				
0	1	1				
1	0	1				
1	1	1				

Tabela 5 Dekoder DC2/4

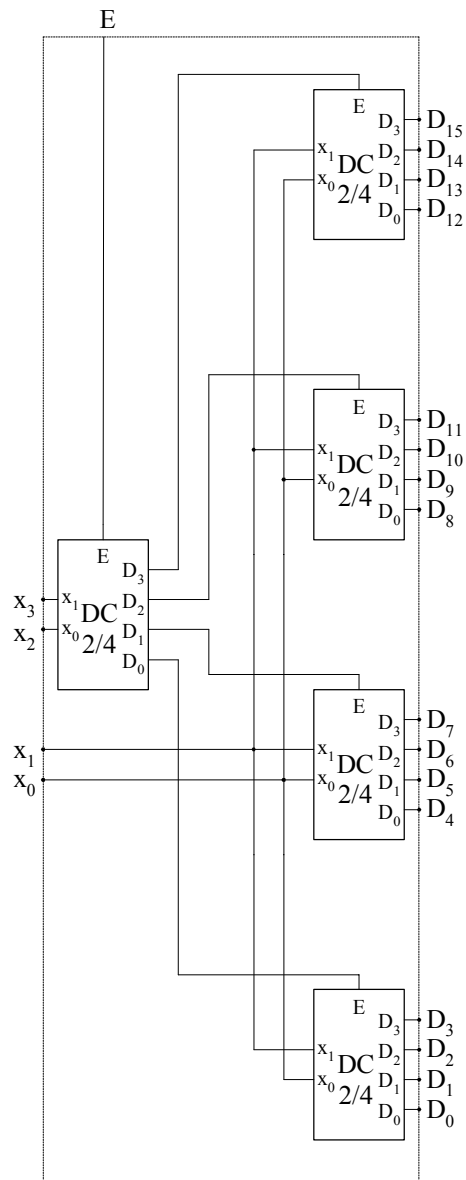
4.2 DEKODER DC4/16 SA ČETIRI ULAZA I 16 IZLAZA

Strukturna šema dekodera DC4/16 realizovanog sa dekoderima DC2/4 je data na slici 16.

ZADATAK 2. Realizovati strukturnu šemu dekodera DC4/16 prema slici 16, dovesti na ulaze x_3 , x_2 , x_1 , x_0 i E vrednosti iz tabele 6 i popuniti u tabeli vrednosti za D_{15} , D_{14} , D_{13} , D_{12} , D_{11} , D_{10} , D_9 , D_8 , D_7 , D_6 , D_5 , D_4 , D_3 , D_2 , D_1 i D_0 .

x_3	x_2	x_1	x_0	E	D_{15}	D_{14}	D_{13}	D_{12}	D_{11}	D_{10}	D_9	D_8	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0
0	0	0	0	0																
1	1	1	1	0																
0	0	0	0	1																
0	0	0	1	1																
0	0	1	0	1																
0	0	1	1	1																
0	1	0	0	1																
0	1	0	1	1																
0	1	1	0	1																
0	1	1	1	1																
1	0	0	0	1																
1	0	0	1	1																
1	0	1	0	1																
1	0	1	1	1																
1	1	0	0	1																
1	1	0	1	1																
1	1	1	0	1																
1	1	1	1	0																
1	1	1	1	1																

Tabela 6 Dekoder DC4/16



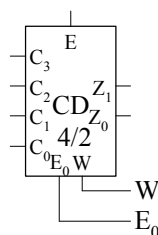
Slika 16 Strukturna šema dekodera DC4/16 realizovanog sa dekoderima DC2/4

5 KODER

Razmatra se koder CD4/2 sa četiri ulaza i dva izlaza i koder CD16/4 sa 16 ulaza i četiri izlaza.

5.1 KODER DC4/2 SA ČETIRI ULAZA I DVA IZLAZA

Razmatraju se standardni kombinacioni moduli običan koder CD4/2 i prioritetni koder CD4/2 sa četiri ulaza i dva izlaza čiji je grafički simbol dat na slici 17.



Slika 17 Grafički simbol običnog kodera CD4/2 i kodera prioriteta CD4/2

Zakon funkcionisanja običnog kodera CD4/2 je dat u obliku tablice na slici 18 i Bulovim izrazima na slici 19.

C ₃	C ₂	C ₁	C ₀	E	z ₁	z ₀	W	E ₀
0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0
0	0	1	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0
0	0	0	0	1	0	0	0	1
1	0	0	0	1	1	1	1	0
0	1	0	0	1	1	0	1	0
0	0	1	0	1	0	1	1	0
0	0	0	1	1	0	0	1	0

Slika 18 Zakon funkcionisanja običnog kodera CD4/2 dat u obliku tablice

$$z_1 = (C_3 + C_2) \cdot E$$

$$z_0 = (C_3 + C_1) \cdot E$$

$$W = (C_3 + C_2 + C_1 + C_0) \cdot E$$

$$E_0 = \overline{W} \cdot E$$

Slika 19 Zakon funkcionisanja običnog kodera CD4/2 dat Bulovim izrazima

Zakon funkcionisanja prioritetnog kodera CD4/2 je dat u obliku tablice na slici 20 i Bulovim izrazima na slici 21. Sa X je označeno da vrednost može da bude 0 ili 1.

C ₃	C ₂	C ₁	C ₀	E	z ₁	z ₀	W	E ₀
0	0	0	0	0	0	0	0	0
1	X	X	X	0	0	0	0	0
0	1	X	X	0	0	0	0	0
0	0	1	X	0	0	0	0	0
0	0	0	1	0	0	0	0	0
0	0	0	0	1	0	0	0	1
1	X	X	X	1	1	1	1	0
0	1	X	X	1	1	0	1	0
0	0	1	X	1	0	1	1	0
0	0	0	1	1	0	0	1	0

Slika 20 Zakon funkcionisanja prioritetnog kodera CD4/2 dat u obliku tablice

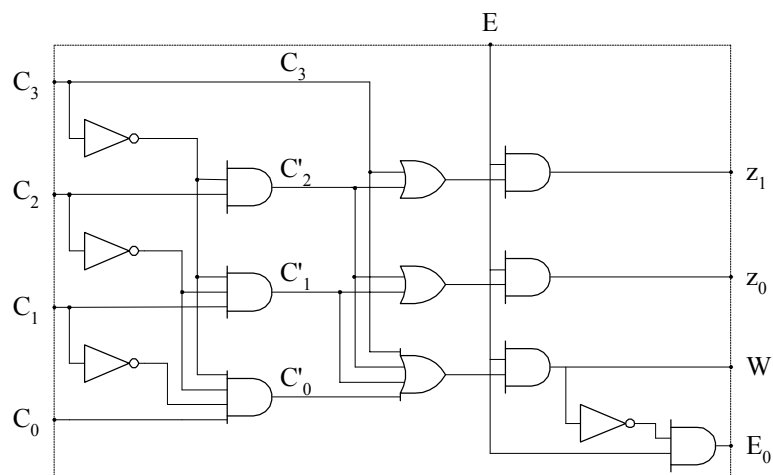
$$z_1 = (C_3 + C_2 \bar{C}_3) \cdot E$$

$$z_0 = (C_3 + C_1 \bar{C}_2 \bar{C}_3) \cdot E$$

$$W = (C_3 + C_2 \bar{C}_3 + C_1 \bar{C}_2 \bar{C}_3 + C_0 \bar{C}_1 \bar{C}_2 \bar{C}_3) \cdot E$$

$$E_0 = \bar{W} \cdot E$$

Slika 21 Zakon funkcionisanja prioritetnog kodera CD4/2 dat Bulovim izrazima
 Strukturna šema prioritetnog kodera CD4/2 je data na slici 22.



Slika 22 Strukturna šema prioritetnog kodera CD4/2

ZADATAK 1. Realizovati strukturnu šemu prioritnog koder CD4/2 prema slici 22, dovesti na ulaze C_3, C_2, C_1, C_0 i E vrednosti iz tabele 7 i popuniti u tabeli vrednosti za z_1, z_0, W i E_0 .

C_3	C_2	C_1	C_0	E	z_1	z_0	W	E_0
0	0	0	0	0				
1	1	1	1	1				
0	0	0	1	1				
0	0	1	0	1				
0	0	1	1	1				
0	1	0	0	1				
0	1	1	1	1				
1	0	0	0	1				
1	0	1	0	1				
1	1	1	1	1				

Tabela 7 Prioritetni koder CD4/2

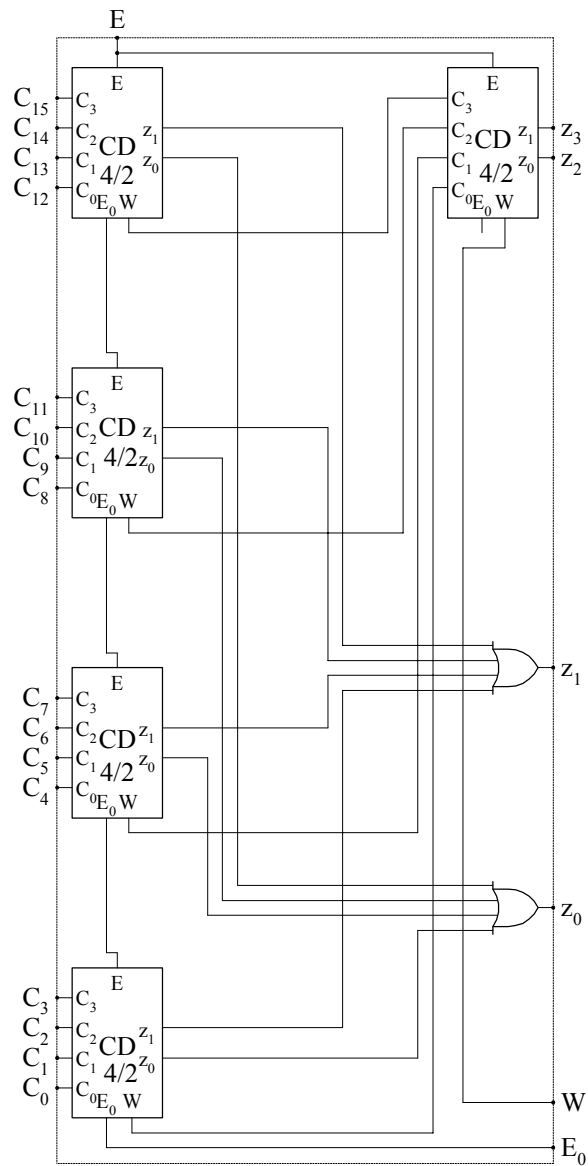
5.2 KODER CD16/4 SA 16 ULAZA I ČETIRI IZLAZA

Strukturna šema prioritnog koder CD16/4 realizovanog sa koderima prioriteta CD4/2 je data na slici 23.

ZADATAK 2. Realizovati strukturnu šemu prioritnog koder CD16/4 prema slici 23, dovesti na ulaze $C_{15}, C_{14}, C_{13}, C_{12}, C_{11}, C_{10}, C_9, C_8, C_7, C_6, C_5, C_4, C_3, C_2, C_1, C_0$ i E , vrednosti iz tabele 8 i popuniti u tabeli vrednosti za z_3, z_2, z_1, z_0, W i E_0 .

C_{15}	C_{14}	C_{13}	C_{12}	C_{11}	C_{10}	C_9	C_8	C_7	C_6	C_5	C_4	C_3	C_2	C_1	C_0	E	z_3	z_2	z_1	z_0	W	E_0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0						
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0						
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1						
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1						
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1						
0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1						
0	0	0	0	0	1	0	1	0	0	0	1	0	1	0	1	0						
1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1						
1	1	1	1	0	1	1	0	0	1	1	0	0	1	1	0	1						
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1						

Tabela 8 Prioritetni koder CD16/4



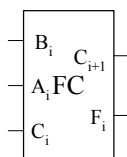
Slika 23 Strukturna šema prioriternog koder CD16/4 realizovanog sa prioriternim koderima C/D4/2

6 SABIRAČ

Razmatra se jednorazredni sabirač sa generisanjem signala F i C (FC sabirač), četvororazredni sabirač realizovan sa četiri FC sabirača, četvororazredno kolo za grupno generisanje prenosa (CG kolo), jednorazredni sabirač sa generisanjem signala F, G i P (FGP sabirač) i četvororazredni sabirač realizovan sa četiri FGP sabirača i jednim CG kolom.

6.1 JEDNORAZREDNI FC SABIRAČ

Razmatra se standardni kombinacioni modul jednorazredni FC sabirač čiji je grafički simbol dat na slici 24.



Slika 24 Grafički simbol FC sabirača

Zakon funkcionisanja FC sabirača je dat u obliku tablice na slici 25 i Bulovim izrazima na slici 26.

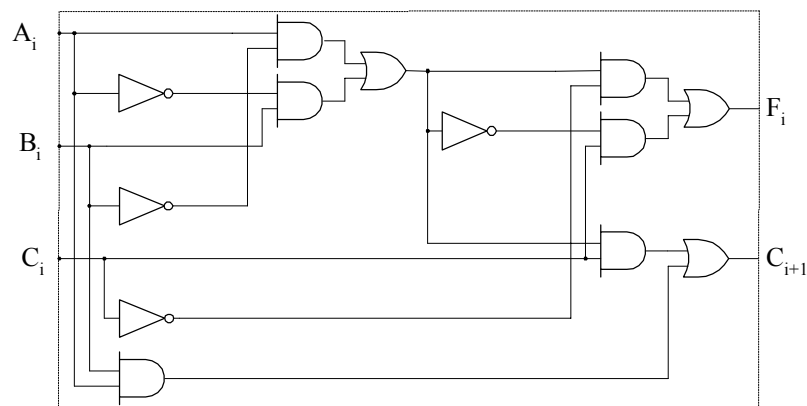
A_i	B_i	C_i	F_i	C_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Slika 25 Zakon funkcionisanja FC sabirača dat u obliku tablice

$$F_i = A_i \oplus B_i \oplus C_i$$
$$C_{i+1} = A_i B_i + (A_i \oplus B_i) C_i$$

Slika 26 Zakon funkcionisanja FC sabirača dat Bulovim izrazima

Strukturna šema FC sabirača je data na slici 27.



Slika 27 Strukturna šema FC sabirača

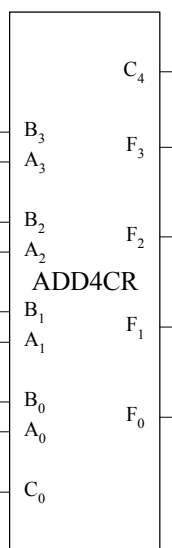
ZADATAK 1. Realizovati strukturnu šemu FC sabirača prema slici 27, dovesti na ulaze za A_i , B_i i C_i vrednosti iz tabele 9 i popuniti u tabeli vrednosti za F_i i C_{i+1} .

A_i	B_i	C_i	F_i	C_{i+1}
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Tabela 9 FC sabirač

6.2 ČETVORORAZREDNI ADD4CR SABIRAČ SA SERIJSKIM PRENOSOM

Razmatra se standardni kombinacioni modul četvororazredni ADD4CR sabirač čiji je grafički simbol dat na slici 28.



Slika 28 Grafički simbol ADD4CR sabirača

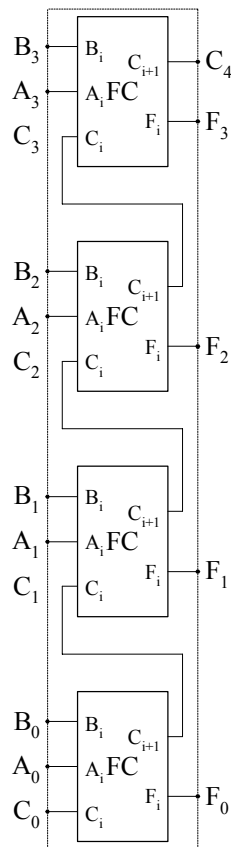
Zakon funkcionisanja ADD4CR sabirača je dat Bulovim izrazima

$$\begin{aligned}
 F_3 &= A_3 \oplus B_3 \oplus C_3 \\
 F_2 &= A_2 \oplus B_2 \oplus C_2 \\
 F_1 &= A_1 \oplus B_1 \oplus C_1 \\
 F_0 &= A_0 \oplus B_0 \oplus C_0 \\
 C_4 &= A_3 B_3 + (A_3 \oplus B_3) C_3
 \end{aligned}$$

pri čemu je

$$\begin{aligned}
 C_3 &= A_2 B_2 + (A_2 \oplus B_2) C_2 \\
 C_2 &= A_1 B_1 + (A_1 \oplus B_1) C_1 \\
 C_1 &= A_0 B_0 + (A_0 \oplus B_0) C_0
 \end{aligned}$$

Strukturna šema ADD4CR sabirača realizovanog sa četiri FC sabirača i serijskim prosleđivanjem signala prenosa (ripple carry) je prikazana na slici 29.



Slika 29 Strukturna šema četvororazrednog ADD4CR sabirača realizovanog sa četiri FC sabirača i serijskim prosleđivanjem signala prenosa

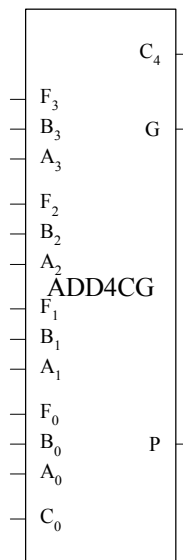
ZADATAK 2. Realizovati strukturnu šemu četvororazrednog ADD4CR sabirača prema slici 29, dovesti na ulaze $A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0,$ i C_0 vrednosti iz tabele 10 i popuniti u tabeli vrednosti za F_3, F_2, F_1, F_0, C_4 i F .

A	B	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	C ₀	F ₃	F ₂	F ₁	F ₀	C ₄	F
2	3									0						
7	5									0						
10	8									0						
-2	3									0						
-3	2									0						
-5	-1									0						

Tabela 10 Četvororazredni sabirač ADD4CR realizovan sa četiri FC sabirača i serijskim prosleđivanjem signala prenosa

6.3 ČETVORORAZREDNI SABIRAČ ADD4CG SA GRUPNIM PRENOSOM

Razmatra se standardni kombinacioni modul četvororazredni ADD4CG sabirač čiji je grafički simbol dat na slici 30.



Slika 30 Grafički simbol ADD4CG sabirača

Zakon funkcionisanja ADD4CR sabirača je dat Bulovim izrazima

$$\begin{aligned}
 F_3 &= A_3 \oplus B_3 \oplus C_3 \\
 F_2 &= A_2 \oplus B_2 \oplus C_2 \\
 F_1 &= A_1 \oplus B_1 \oplus C_1 \\
 F_0 &= A_0 \oplus B_0 \oplus C_0 \\
 C_4 &= G + P C_0 \\
 G &= G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0 \\
 P &= P_3 P_2 P_1 P_0
 \end{aligned}$$

pri čemu je

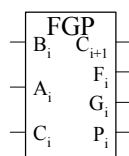
$$\begin{aligned}
 C_1 &= G_0 + P_0 C_0 \\
 C_2 &= G_1 + P_1 G_0 + P_1 P_0 C_0 \\
 C_3 &= G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_0
 \end{aligned}$$

i

$$\begin{aligned}
 G_3 &= A_3 B_3, P_3 = A_3 \oplus B_3, \\
 G_2 &= A_2 B_2, P_2 = A_2 \oplus B_2, \\
 G_1 &= A_1 B_1, P_1 = A_1 \oplus B_1, \\
 G_0 &= A_0 B_0 \text{ i } P_0 = A_0 \oplus B_0.
 \end{aligned}$$

Četvororazredni ADD4CG sabirač se realizuje sa četiri jednorazredna FGP sabirača i četvororazrednim CG kolom (carry group) za grupno generisanje prenosa.

Razmatra se standardni kombinacioni modul jednorazredni FGP sabirač čiji je grafički simbol dat na slici 31.



Slika 31 Grafički simbol FGP sabirača

Zakon funkcionisanja FGP sabirača je dat u obliku tablice na slici 32 i Bulovim izrazima na slici 33.

A _i	B _i	C _i	F _i	G _i	P _i	C _{i+1}
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	1	0	1	0
0	1	1	0	0	1	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	1	0	0	1	0	1
1	1	1	1	1	0	1

Slika 32 Zakon funkcionisanja FGP sabirača dat u obliku tablice

$$F_i = A_i \oplus B_i \oplus C_i$$

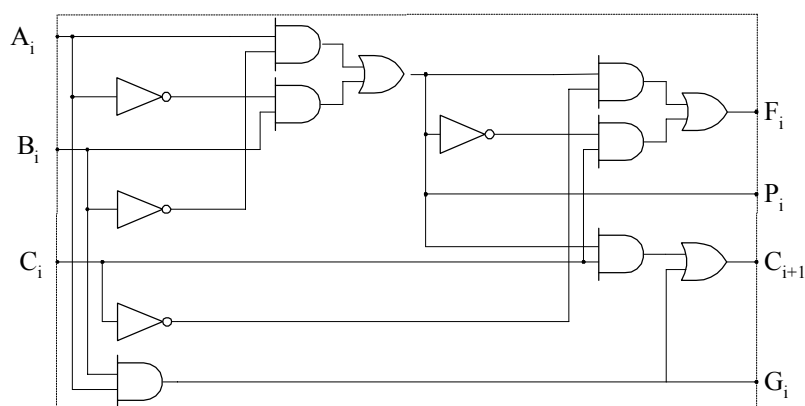
$$G_i = A_i B_i$$

$$P_i = A_i \oplus B_i$$

$$C_{i+1} = A_i B_i + (A_i \oplus B_i) C_i$$

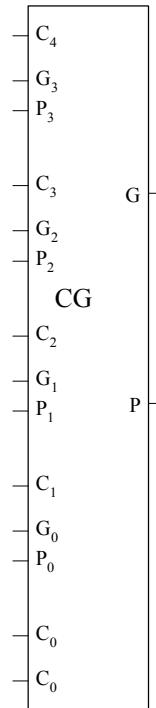
Slika 33 Zakon funkcionisanja FGP sabirača dat Bulovim izrazima

Strukturna šema jednorazrednog FGP sabirača je data na slici 34.



Slika 34 Strukturna šema FGP sabirača

Razmatra se standardni kombinacioni modul četvororazredno CG kolo za grupno generisanje prenosa čiji je grafički simbol dat na slici 35.



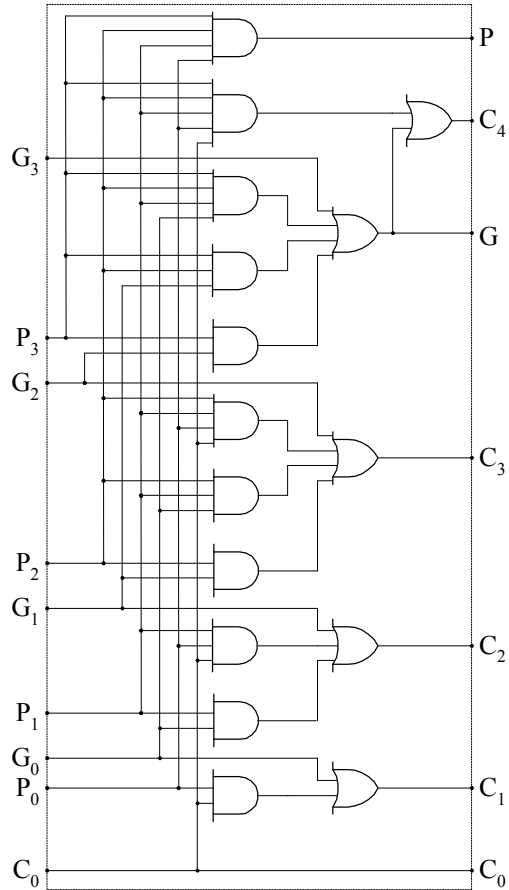
Slika 35 Grafički simbol CG kola

Zakon funkcionisanja CG kola je dat Bulovim izrazima na slici 36. U ovim izrazima je $C_{i+1} = A_i B_i + (A_i \oplus B_i) C_i$ napisano kao $C_{i+1} = G_i + P_i C_i$ gde su $G_i = A_i B_i$ i $P_i = A_i \oplus B_i$. Pored toga kada se uvedu oznake $G = G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0$ i $P = P_3 P_2 P_1 P_0$ tada se izraz za C_4 može skraćeno napisati $C_4 = G + P C_0$.

$$\begin{aligned}
 C_0 &= C_0 \\
 C_1 &= G_0 + P_0 C_0 \\
 C_2 &= G_1 + P_1 C_1 = G_1 + P_1 G_0 + P_1 P_0 C_0 \\
 C_3 &= G_2 + P_2 C_2 = G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_0 \\
 C_4 &= G_3 + P_3 C_3 = G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0 + P_3 P_2 P_1 P_0 C_0
 \end{aligned}$$

Slika 36 Zakon funkcionisanja CG kola dat Bulovim izrazima

Strukturna šema CG kola je data na slici 37.



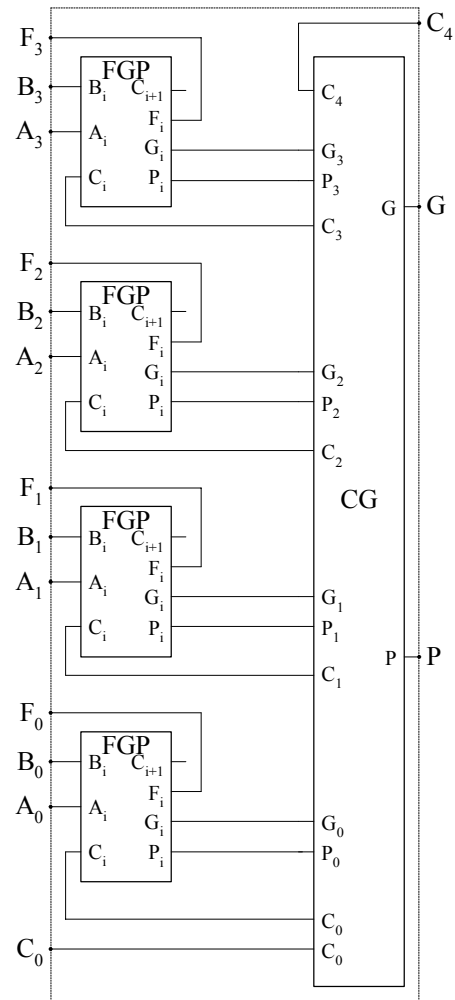
Slika 37 Strukturna šema CG kola

Strukturna šema četvorozrednog ADD4CG sabirača realizovanog sa četiri FGP sabirača i jednim CG kolom je prikazana na slici 38.

ZADATAK 3. Realizovati strukturnu šemu četvorozrednog ADD4CG sabirača prema slici 38, dovesti na ulaze $A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0$ i C_0 vrednosti iz tabele 11 i popuniti u tabeli vrednosti za F_3, F_2, F_1, F_0, C_4 i F .

A	B	A_3	A_2	A_1	A_0	B_3	B_2	B_1	B_0	C_0	F_3	F_2	F_1	F_0	C_4	F
2	3									0						
7	5									0						
10	8									0						
-2	3									0						
-3	2									0						
-5	-1									0						

Tabela 11 Četvorozredni ADD4CG sabirač realizovan sa četiri četiri FGP sabirača i jednim CG kolom



Slika 38 Strukturna šema četvororazrednog ADD4CG sabirača realizovanog sa četiri FGP sabirača i jednim CG kolom

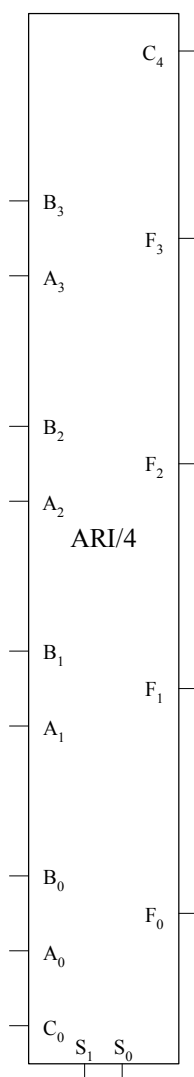
7 ARITMETIČKO LOGIČKA JEDINICA

Razmatra se četvororazredna aritmetička jedinica, četvororazredna logička jedinica i četvororazredna i šesnaestorazredna aritmetičko logička jedinica.

7.1 ČETVORORAZREDNA ARITMETIČKA JEDINICA ARI/4

Razmatra se četvororazredna aritmetička jedinica ARI/4 koja realizuje četiri aritmetičke operacije sa celobrojnim vrednostima i to: sabiranje, oduzimanje, inkrementiranje i dekrementiranje.

Grafički simbol četvororazredne aritmetičke jedinice ARI/4 je dat na slici 39.



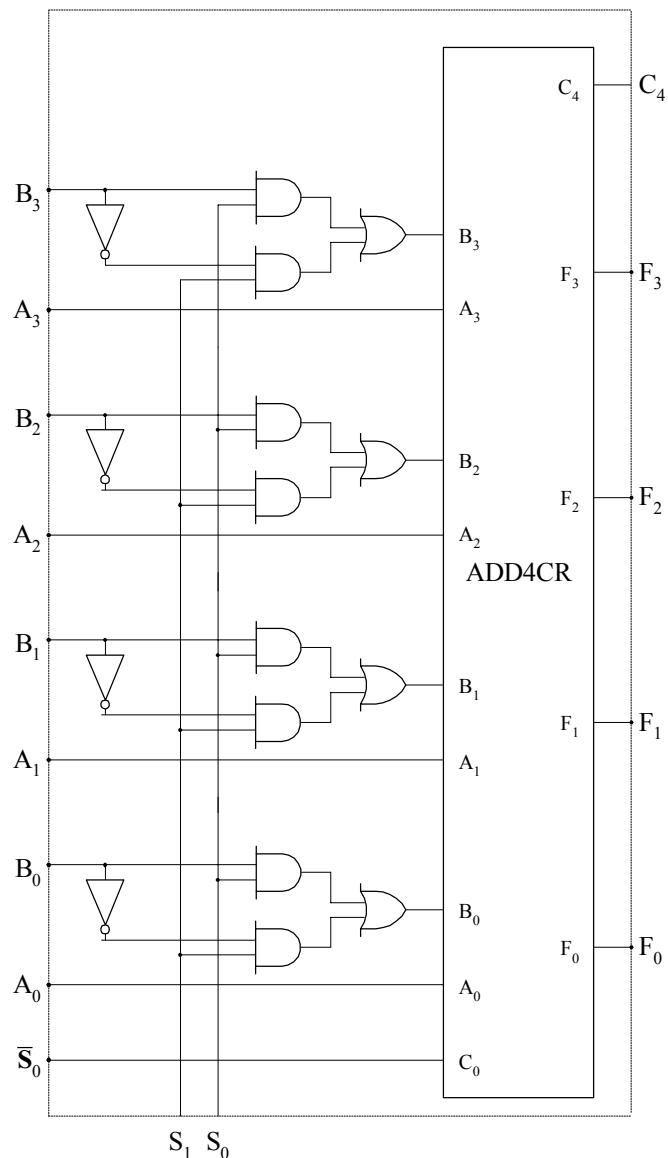
Slika 39 Grafički simbol četvororazredne aritmetičke jedinice ARI/4

Zakon funkcionisanja četvororazredne aritmetičke jedinice ARI/4 je dat u obliku tablice na slici 40.

S_1	S_0	F
0	0	$A + 1$
0	1	$A + B$
1	0	$A - B$
1	1	$A - 1$

Slika 40 Zakon funkcionisanja četvororazredne aritmetičke jedinice ARI/4

Strukturalna šema četvororazredne aritmetičke jedinice ARI/4 realizovane pomoću sabirača ADD4CR je data na slici 41. Operacija oduzimanja B od A se realizuje sabiranjem A i drugog komplementa od minus B, operacija inkrementiranja sabiranjem A i 1 i operacija dekrementiranja sabiranjem A i drugog komplementa od minus 1.



Slika 41 Strukturna šema četvororazredne aritmetičke jedinice ARI/4

ZADATAK 1. Realizovati strukturalnu šemu četvororazredne aritmetičke jedinice ARI/4 prema slici 41, dovesti na ulaze $A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0, S_1$, i S_0 vrednosti iz tabele 12 i popuniti u tabeli vrednosti za F_3, F_2, F_1, F_0, C_4 i F .

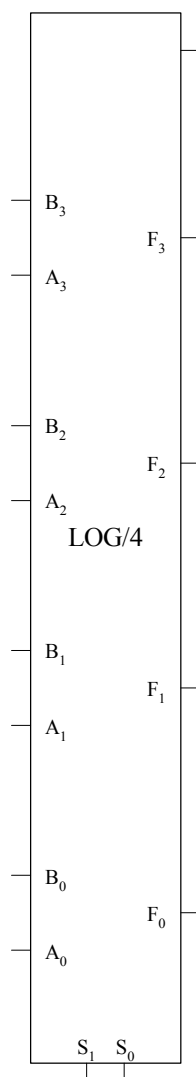
operacija	A	B	S ₁	S ₀	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	F ₃	F ₂	F ₁	F ₀	C ₄	F
A + B	2	3																
A - B	2	3																
A + 1	2	3																
A - 1	2	3																
A + B	-2	3																
A - B	-2	3																
A + 1	-2	3																
A - 1	-2	3																
A + B	2	-3																
A - B	2	-3																
A + 1	2	-3																
A - 1	2	-3																
A + B	-5	-1																
A - B	-5	-1																
A + 1	-5	-1																
A - 1	-5	-1																

Tabela 12 Četvororazredna aritmetička jedinica ARI/4

7.2 ČETVORORAZREDNA LOGIČKA JEDINICA LOG/4

Razmatra se četvororazredna logička jedinica LOG/4 koja realizuje četiri logičke operacije nad binarnim vrednostima i to: I, ILI, ekskluzivno ILI i komplementiranje.

Grafički simbol logičke jedinice LOG/4 je dat na slici 42.



Slika 42 Grafički simbol logičke jedinice LOG/4

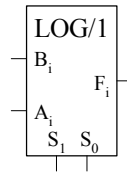
Zakon funkcionisanja logičke jedinice LOG/4 je dat u obliku tablice na slici 43.

S_1	S_0	F_i
0	0	$A \cdot B$
0	1	$A_i + B$
1	0	$A \oplus B$
1	1	\overline{A}

Slika 43 Zakon funkcionisanja logičke jedinice LOG/4

Za realizaciju četvororazredne logičke jedinice LOG/4 se koriste četiri jednorazredne logičke jedinice LOG/1.

Grafički simbol jednorazredne logičke jedinice LOG/1 je dat na slici 44.

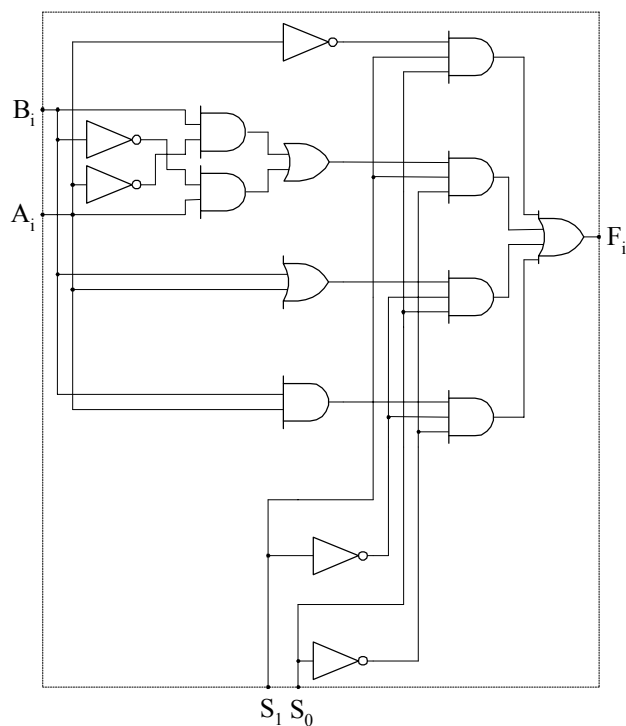


Slika 44 Grafički simbol jednorazredne logičke jedinice LOG/1

Zakon funkcionisanja jednorazredne logičke jedinice LOG/1 je dat u obliku tablice na slici 45.

S_1	S_0	F_i
0	0	$A_i \cdot B_i$
0	1	$A_i + B_i$
1	0	$A_i \oplus B_i$
1	1	\bar{A}_i

Slika 45 Zakon funkcionisanja jednorazredne logičke jedinice LOG/1 dat u obliku tablice
Strukturna šema jednorazredne logičke jedinice LOG/1 je data na slici 46.



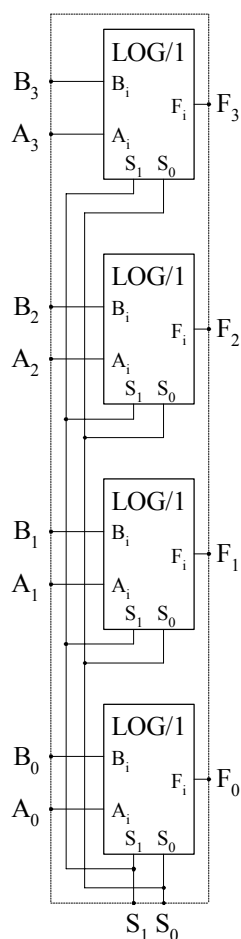
Slika 46 Strukturna šema jednorazredne logičke jedinice LOG/1

ZADATAK 1. Realizovati strukturu šemu jednorazredne logičke jedinice LOG/1 prema slici 46, dovesti na ulaze za A_i i B_i vrednosti iz tabele 13 i popuniti u tabeli vrednosti za F_i .

operacija	A_i	B_i	S_1	S_0	F_i
$A_i \cdot B_i$	0	0			
$A_i \cdot \bar{B}_i$	0	1			
$\bar{A}_i \cdot B_i$	1	0			
$\bar{A}_i \cdot \bar{B}_i$	1	1			
$A_i + B_i$	0	0			
$A_i + \bar{B}_i$	0	1			
$\bar{A}_i + B_i$	1	0			
$\bar{A}_i + \bar{B}_i$	1	1			
$A_i \oplus B_i$	0	0			
$A_i \oplus \bar{B}_i$	0	1			
$\bar{A}_i \oplus B_i$	1	0			
$\bar{A}_i \oplus \bar{B}_i$	1	1			
\bar{A}_i	0	1			
A_i	1	0			

Tabela 13 Jednorazredna logička jedinica LOG/1

Strukturna šema četvororazredne logičke jedinice LOG/4 realizovane sa četiri jednorazredne logičke jedinice LOG/1 je data na slici 47.



Slika 47 Strukturna šema četvororazredne logičke jedinice LOG/4

ZADATAK 2. Realizovati strukturnu šema četvororazredne logičke jedinice LOG/4 prema slici 47, dovesti na ulaze $A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0, S_1$ i S_0 vrednosti iz tabele 14 i popuniti u tabeli vrednosti za F_3, F_2, F_1, F_0 .

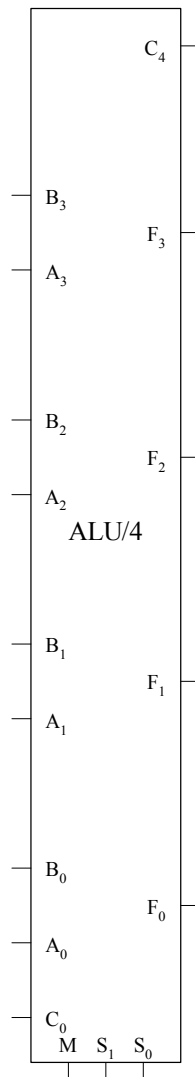
operacija	A_3	A_2	A_1	A_0	B_3	B_2	B_1	B_0	S_1	S_0	F_3	F_2	F_1	F_0
$A \cdot B$	0	1	0	1	0	1	1	0						
$A + B$	0	1	0	1	0	1	1	0						
$A \oplus B$	0	1	0	1	0	1	1	0						
\bar{A}	0	1	0	1	0	1	1	0						

Tabela 14 Četvororazredna logička jedinica LOG/4

7.3 ČETVORORAZREDNA ARITMETIČKO LOGIČKA JEDINICA ALU/4

Razmatra se četvororazredna aritmetičko logička jedinica ALU/4 koja realizuje četiri aritmetičke operacije i to sabiranje, oduzimanje, inkrementiranje i dekrementiranje i četiri logičke operacije i to I, ILI, ekskluzivno ILI i komplementiranje.

Grafički simbol aritmetičko logičke jedinice ALU/4 je dat na slici 48.



Slika 48 Grafički simbol četvororazredne aritmetičko logičke jedinice ALU/4

Zakon funkcionisanja četvororazredne aritmetičko logičke jedinice ALU/4 je dat u obliku tablice na slici 49.

M	S ₁	S ₀	operacija
0	0	0	A + 1
0	0	1	A + B
0	1	0	A - B
0	1	1	A - 1
1	0	0	A _i · B _i
1	0	1	A _i + B _i
1	1	0	A _i ⊕ B _i
1	1	1	\overline{A}

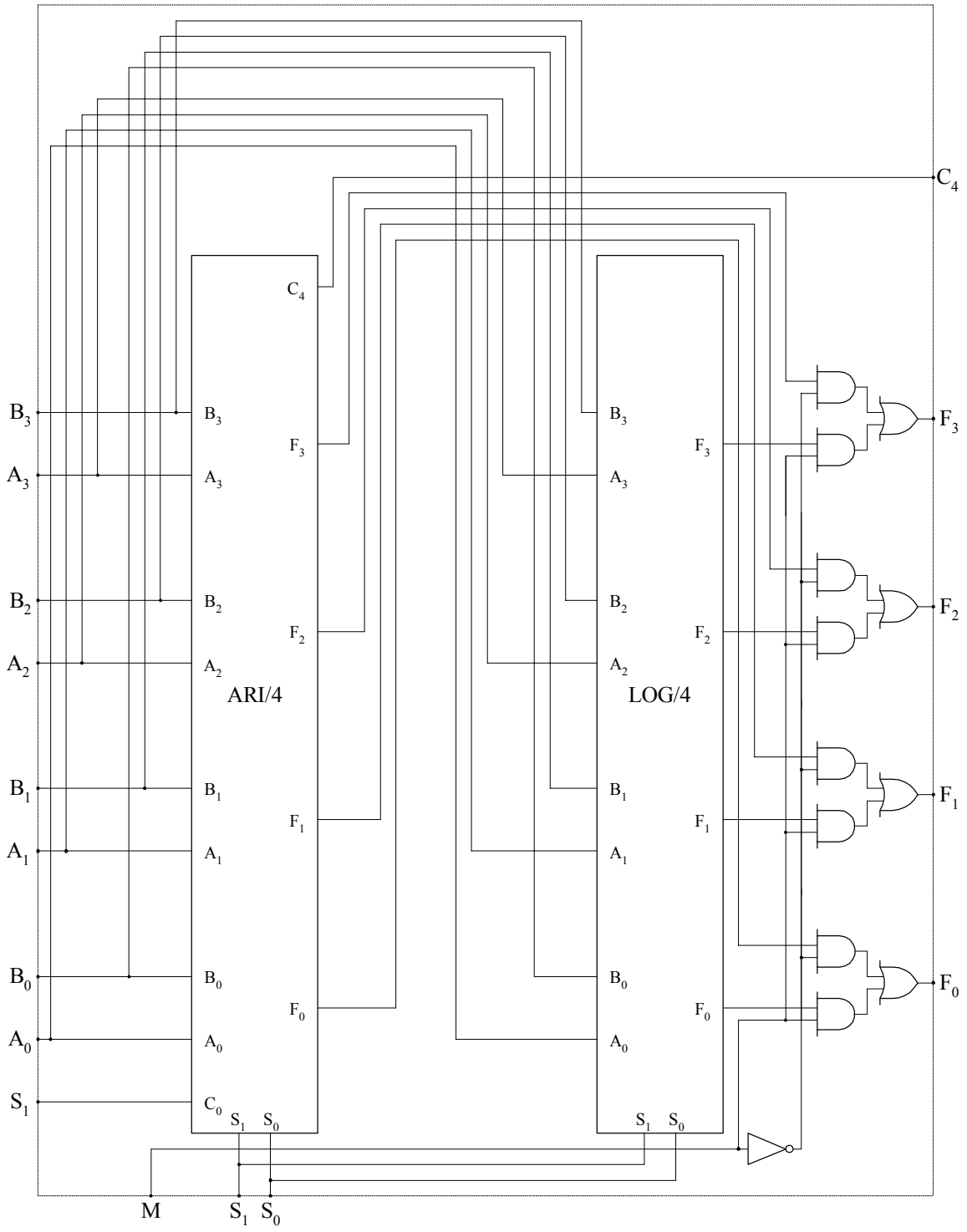
Slika 49 Zakon funkcionisanja četvororazredne aritmetičko logičke jedinice ALU/4 dat u obliku tablice

Strukturna šema četvororazredne aritmetičko logičke jedinice ALU/4 je data na slici 50. Za realizaciju četvororazredne aritmetičko logičke jedinice ALU/4 se koristi četvororazredna aritmetička jedinica ARI/4 i četvororazredna logička jedinica LOG/4.

ZADATAK 3. Realizovati strukturnu šemu četvororazredne aritmetičko logičke jedinice ALU/4 prema slici 50, dovesti na ulaze A₃, A₂, A₁, A₀, B₃, B₂, B₁, B₀, M, S₁ i S₀ vrednosti iz tabele 15 i popuniti u tabeli vrednosti za F₃, F₂, F₁, F₀ i C₄.

operacija	A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	M	S ₁	S ₀	F ₃	F ₂	F ₁	F ₀	C ₄
A + 1	0	1	0	1	0	1	1	0								
A + B	0	0	1	1	0	0	1	0								
A - B	0	0	1	1	0	0	1	0								
A - 1	0	1	0	1	0	0	1	1								
A · B	0	1	0	1	0	1	1	0								
A + B	0	1	0	1	0	1	1	0								
A ⊕ B	0	1	0	1	0	1	1	0								
\overline{A}	0	1	0	1	0	1	1	0								

Tabela 15 Četvororazredna aritmetičko logička jedinica ALU/4

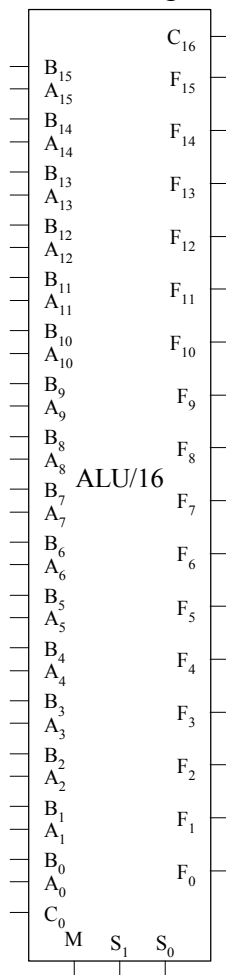


Slika 50 Strukturna šema četvororazredne aritmetičko logičke jedinice ALU/4

7.4 ŠESNAESTORAZREDNA ARITMETIČKO LOGIČKA JEDINICA ALU/16

Razmatra se šesnaestorazredna aritmetičko logička jedinica ALU/16 koja realizuje četiri aritmetičke operacije i to sabiranje, oduzimanje, inkrementiranje i dekrementiranje i četiri logičke operacije i to I, ILI, ekskluzivno ILI i komplementiranje.

Grafički simbol šesnaestorazredne aritmetičko logičke jedinice ALU/16 je dat na slici 51.



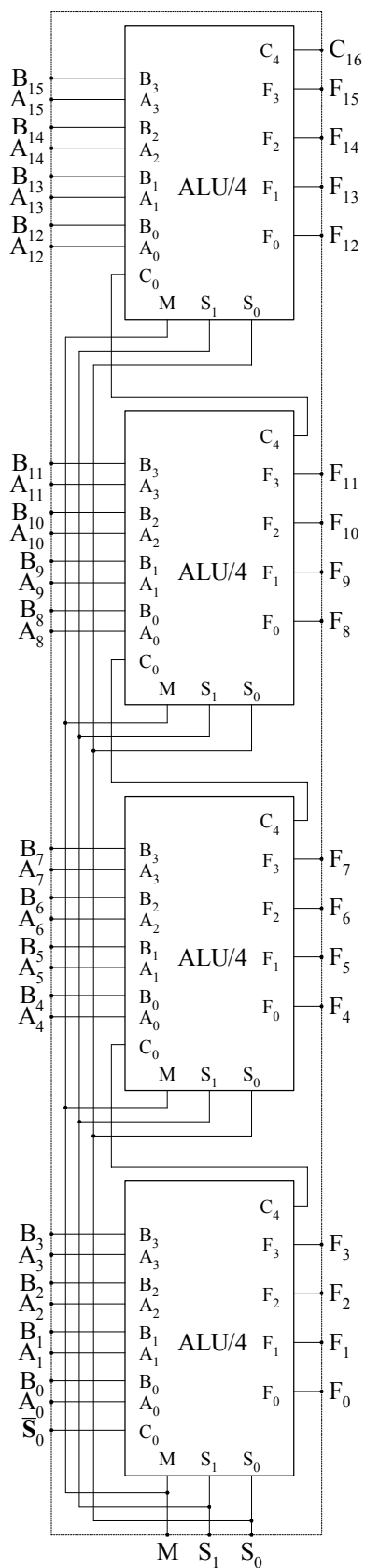
Slika 51 Grafički simbol šesnaestorazredne aritmetičko logičke jedinice ALU/16

Zakon funkcionisanja šesnaestorazredne aritmetičko logičke jedinice ALU/16 je dat u obliku tablice na slici 52.

M	S ₁	S ₀	operacija
0	0	0	$A + 1$
0	0	1	$A + B$
0	1	0	$A - B$
0	1	1	$A - 1$
1	0	0	$A_i \cdot B_i$
1	0	1	$A_i + B_i$
1	1	0	$A_i \oplus B_i$
1	1	1	\overline{A}

Slika 52 Zakon funkcionisanja aritmetičko logičke jedinice ALU/16 dat u obliku tablice
 Strukturna šema šesnaestorazredne aritmetičko logičke jedinice ALU/16 je data na slici 53.

Za realizaciju šesnaestorazredne aritmetičko logičke jedinice ALU/16 se koriste četiri četvororazredne aritmetičko logičke jedinice ALU/4.



Slika 53 Strukturna šema šesnaestorazredne aritmetičko logičke jedinice ALU/16

ZADATAK 3. Realizovati strukturnu šemu šesnaestorazredne aritmetičko logičke jedinice ALU/16 prema slici 53, dovesti na ulaze $A_{15}, A_{14}, \dots, A_1, A_0, B_{15}, B_{14}, \dots, B_1, B_0, M, S_1$ i S_0 vrednosti iz tabele 16 i popuniti u tabeli vrednosti za $F_{15}, F_{14}, \dots, F_1, F_0$ i C_{16} .

operacija	A_{15}	A_{14}	...	A_1	A_0	B_{15}	B_{14}	...	B_1	B_0	M	S_1	S_0	F_{15}	F_{14}	...	F_1	F_0	C_{16}
$A + 1$	0	1	...	0	1	0	1	...	1	0						...			
$A + B$	0	0	...	1	1	0	0	...	1	0						...			
$A - B$	0	0	...	1	1	0	0	...	1	0						...			
$A - 1$	0	1	...	0	1	0	0	...	1	1						...			
$A \cdot B$	0	1	...	0	1	0	1	...	1	0						...			
$A + \bar{B}$	0	1	...	0	1	0	1	...	1	0						...			
$A \oplus B$	0	1	...	0	1	0	1	...	1	0						...			
\bar{A}	0	1	...	0	1	0	1	...	1	0						...			

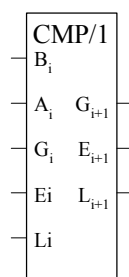
Tabela 16 Šesnaestorazredna aritmetičko logička jedinice ALU/16

8 KOMPARATOR

Razmatra se jednorazredni komparator CMP/1, četvororazredni komparator CMP/4 i šesnaestorazredni komparator CMP/16.

8.1 JEDNORAZREDNI KOMPARATOR CMP/1

Razmatra se standardni kombinacioni modul jednorazredni komparator CMP/1 čiji je grafički simbol dat na slici 54.



Slika 54 Grafički simbol komparatora CMP/1

Zakon funkcionisanja komparatora CMP/1 je dat Bulovim izrazima na slici 55.

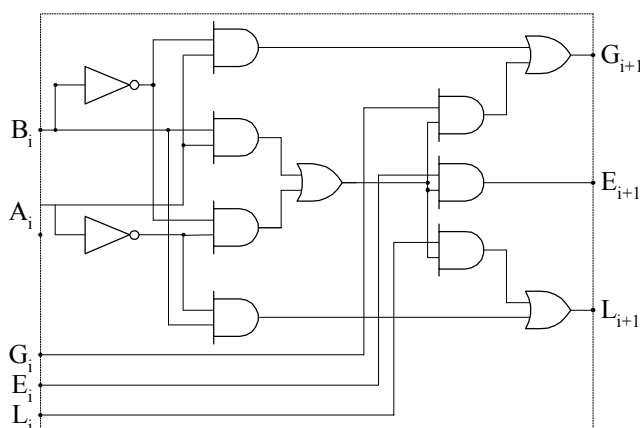
$$G_{i+1} = A_i \bar{B}_i + G_i (A_i B_i + \bar{A}_i \bar{B}_i)$$

$$E_{i+1} = E_i (A_i B_i + \bar{A}_i \bar{B}_i)$$

$$L_{i+1} = \bar{A}_i B_i + L_i (A_i B_i + \bar{A}_i \bar{B}_i)$$

Slika 55 Zakon funkcionisanja komparatora CMP/1 dat Bulovim izrazima

Strukturna šema komparatora CMP/1 je data na slici 56.



Slika 56 Strukturna šema komparatora CMP/1

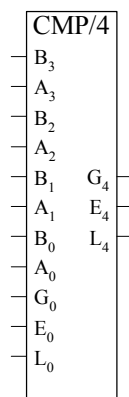
ZADATAK 1. Realizovati strukturnu šemu jednorazrednog komparatora CMP/1 prema slici 56, dovesti na ulaze za A_i , B_i , L_i , E_i i G_i vrednosti iz tabele 17 i popuniti u tabeli vrednosti za L_{i+1} , E_{i+1} i G_{i+1} .

A_i	B_i	G_i	E_i	L_i	G_{i+1}	E_{i+1}	L_{i+1}
0	0	0	1	0			
0	1	0	1	0			
1	0	0	1	0			
1	1	0	1	0			
0	0	1	0	0			
0	1	1	0	0			
1	0	1	0	0			
1	1	1	0	0			
0	0	0	0	1			
0	1	0	0	1			
1	0	0	0	1			
1	1	0	0	1			

Tabela 17 Komparator CMP/1

8.2 ČETVORORAZREDNI KOMPARATOR CMP/4

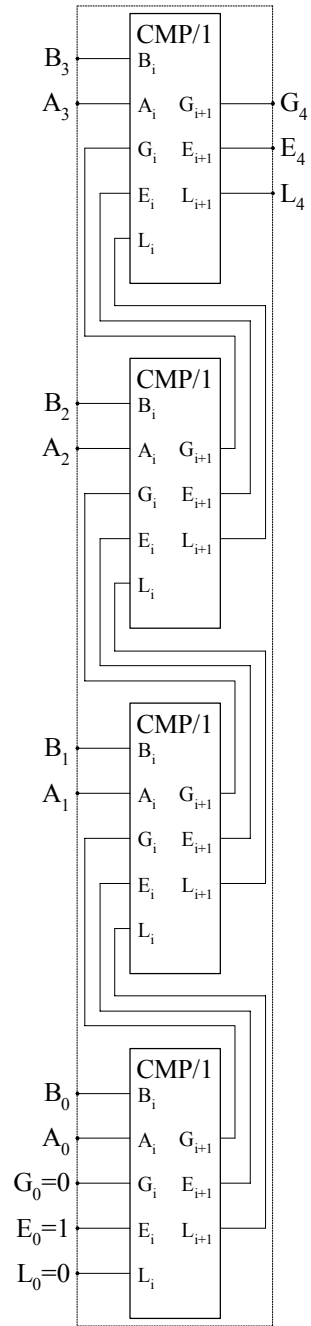
Razmatra se standardni kombinacioni modul četvororazredni komparator CMP/4 čiji je grafički simbol dat na slici 57.



Slika 57 Grafički simbol komparatora CMP/4

Strukturna šema komparatora CMP/4 realizovanog sa četiri jednorazredna komparatora CMP/1 je data na slici 58.

ZADATAK 2. Realizovati strukturnu šemu četvororazrednog komparatora CMP/4 prema slici 58, dovesti na ulaze $A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0, G_0, E_0$ i L_0 vrednosti iz tabele 18 i popuniti u tabeli vrednosti za G_4, E_4 i L_4 .



Slika 58 Strukturna šema četvororazrednog komparatora CMP/4 realizovanog sa četiri jednorazredna komparatora CMP/1

A ₃	A ₂	A ₁	A ₀	B ₃	B ₂	B ₁	B ₀	G ₀	E ₀	L ₀	G ₄	E ₄	L ₄
0	0	0	0	0	0	0	0	0	1	0			
0	0	0	0	1	1	1	1	0	1	0			
1	1	1	1	0	0	0	0	0	1	0			
1	1	1	1	1	1	1	1	0	1	0			
0	0	0	0	0	0	0	0	0	1	0			
0	0	0	0	1	1	1	1	0	1	0			
1	1	1	1	0	0	0	0	0	1	0			
1	1	1	1	1	1	1	1	0	1	0			
0	0	0	0	0	0	0	0	0	1	0			
0	0	0	0	1	1	1	1	0	1	0			
1	1	1	1	0	0	0	0	0	1	0			
1	1	1	1	1	1	1	1	0	1	0			

Tabela 18 Četvororazredni komparator CMP/4 realizovan sa sa četiri jednorazredna komparatora CMP/1

8.3 ŠESNAESTORAZREDNI KOMPATOR CMP/16

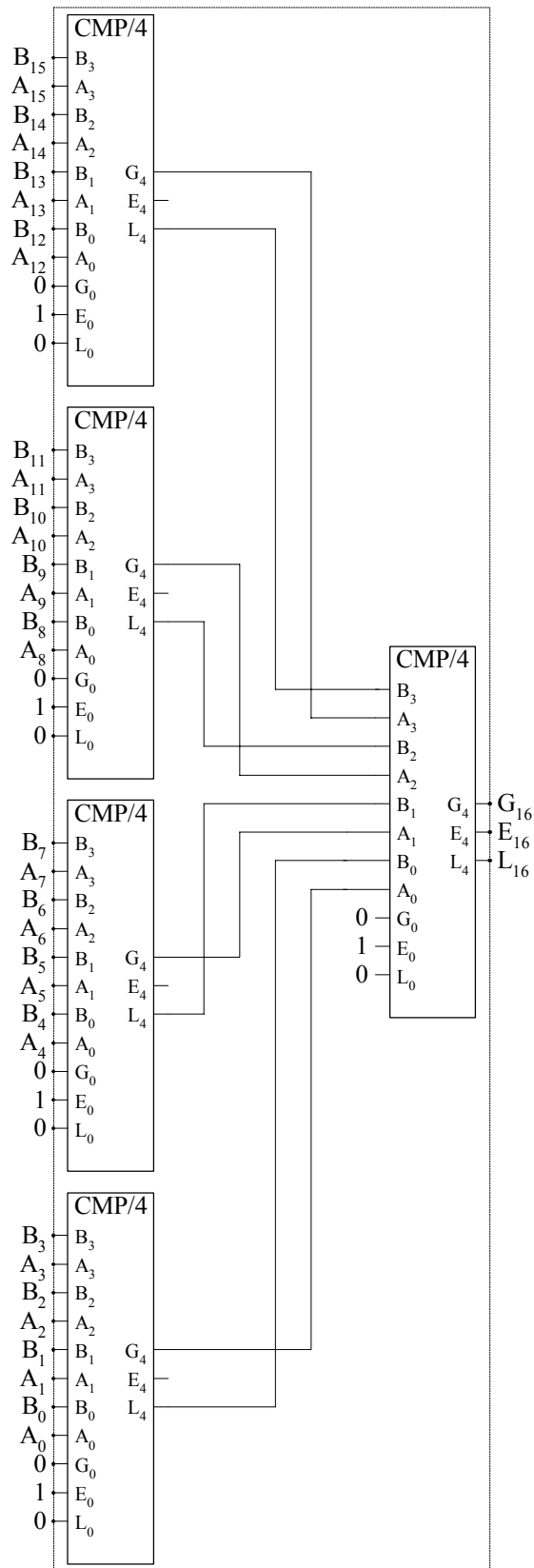
Strukturna šema šesnaestorazrednog komparatora CMP/16 realizovanog sa pet četvororazrednih komparatora CMP/4 je data na slici 59.

ZADATAK 2. Realizovati strukturnu šemu šesnaestorazrednog komparatora CMP/16 prema slici 59, dovesti na ulaze A₁₅, A₁₄, A₁₃, A₁₂, A₁₁, A₁₀, A₉, A₈, A₇, A₆, A₅, A₄, A₃, A₂, A₁, A₀, B₁₅, B₁₄, B₁₃, B₁₂, B₁₁, B₁₀, B₉, B₈, B₇, B₆, B₅, B₄, B₃, B₂, B₁, A₀, G₀, E₀ i L₀ vrednosti iz tabele 19 i popuniti u tabeli vrednosti za G₁₆, E₁₆ i L₁₆

vrsta	A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	G ₀	E ₀	L ₀
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
2	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	0
3	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	0	1	0
4	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	1	0
5	1	0	1	0	1	1	1	1	1	0	1	0	0	0	0	0	0	1	0
6	0	0	0	0	0	1	0	1	1	1	1	1	0	1	0	1	0	1	0

vrsta	B ₁₅	B ₁₄	B ₁₃	B ₁₂	B ₁₁	B ₁₀	B ₉	B ₈	B ₇	B ₆	B ₅	B ₄	B ₃	B ₂	B ₁	B ₀	G ₁₆	E ₁₆	L ₁₆
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0			
2	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1			
3	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0			
4	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1			
5	0	1	0	1	1	1	1	1	0	1	0	1	0	0	0	0			
6	0	0	0	0	1	0	1	0	1	1	1	1	1	0	1	0			

Tabela 19 Šesnaestorazredni komparator CMP/16



Slika 59 Strukturna šema šesnaestorazrednog komparatora CMP/16 realizovanog sa četiri četvororazredna komparatora CMP/4

9 FLIP-FLOP

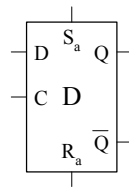
Razmatraju se *master-slave* flip-flopovi D, T, RS i JK tipa.

9.1 FLIP-FLOPOVI SA NI ELEMENTIMA

Razmatraje se *master-slave* flip-flopovi D, T, RS i JK tipa realizovani sa NI elementima.

9.1.1 D FLIP-FLOP

Razmatra se D flip-flop kod koga je za signal takta C i signale D, S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i čiji je grafički simbol dat na slici 60.



Slika 60 Grafički simbol D flip-flopa

Zakon funkcionisanja D flip-flopa je dat u obliku tablice na slici 61 i Bulovim izrazima na slici 62.

D	Q	Q(t+1)
0	0	0
0	1	0
1	0	1
1	1	1

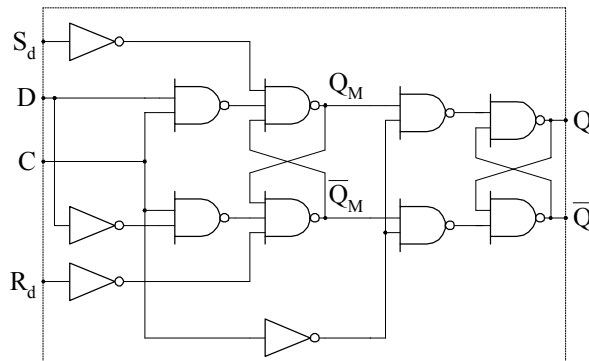
Slika 61 Zakon funkcionisanja D flip-flopa dat u obliku tablice

$$Q(t+1) = D \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 62 Zakon funkcionisanja D flip-flopa dat Bulovim izrazima

Strukturna šema D flip-flopa je data na slici 63.



Slika 63 Strukturna šema D flip-flopa

ZADATAK 1. Realizovati strukturnu šemu D flip-flopa prema slici 63. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje Q = 0. Na ulazima S_d i C držati

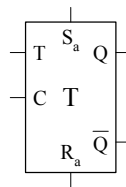
vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovesti na ulaz D vrednosti iz tabele 20, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

D	Q	Q(t+1)
0		
1		
1		
0		

Tabela 20 D flip-flop

9.1.2 T FLIP-FLOP

Razmatra se T flip-flop kod koga je za signal takta C i signale T , S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i čiji je grafički simbol dat na slici 64.



Slika 64 Grafički simbol T flip-flopa

Zakon funkcionisanja T flip-flopa je dat u obliku tablice na slici 65 i Bulovim izrazima na slici 66.

T	Q	Q(t+1)
0	0	0
0	1	1
1	0	1
1	1	0

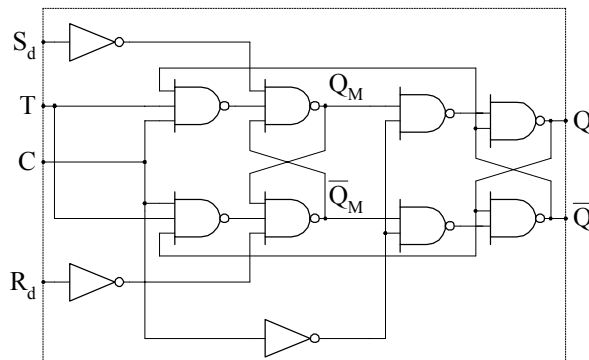
Slika 65 Zakon funkcionisanja T flip-flopa dat u obliku tablice

$$Q(t+1) = T\bar{Q} + \bar{T}Q \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 66 Zakon funkcionisanja T flip-flopa dat Bulovim izrazima

Strukturna šema T flip-flopa je data na slici 67.



Slika 67 Strukturna šema T flip-flopa

ZADATAK 2. Realizovati strukturnu šemu T flip-flopa prema slici 67. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati

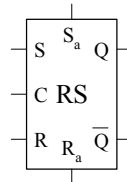
vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovoditi na ulaz T vrednosti iz tabele 21, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

T	Q	$Q(t+1)$
0		
1		
1		
1		
0		
1		

Tabela 21 T flip-flop

9.1.3 RS FLIP-FLOP

Razmatra se RS flip-flop kod koga je za za signal takta C i signale R, S, S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i čiji je grafički simbol dat na slici 68.



Slika 68 Grafički simbol RS flip-flopa

Zakon funkcionisanja RS flip-flopa je dat u obliku tablice na slici 69 i Bulovim izrazima na slici 70.

R	S	Q	$Q(t+1)$
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	?
1	1	1	?

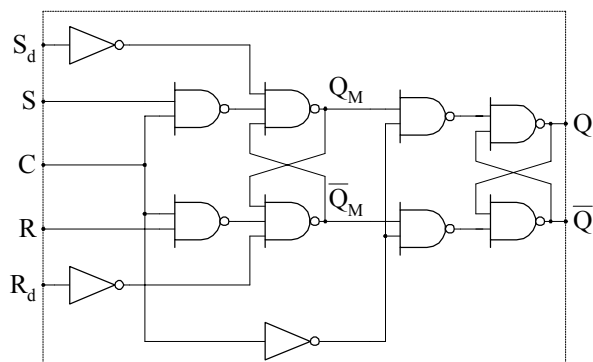
Slika 69 Zakon funkcionisanja RS flip-flopa dat u obliku tablice

$$Q(t+1) = S + \bar{R}Q, SR=0 \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 70 Zakon funkcionisanja RS flip-flopa dat Bulovim izrazima

Strukturna šema RS flip-flopa je data na slici 71.



Slika 71 Strukturna šema RS flip-flopa

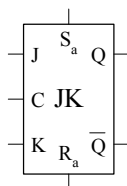
ZADATAK 3. Realizovati strukturnu šemu RS flip-flopa prema slici 71. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovoditi na ulaz S i R vrednosti iz tabele 22, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

R	S	Q	$Q(t+1)$
0	0		
0	1		
0	0		
1	0		
0	0		
0	1		
1	0		
0	0		

Tabela 22 RS flip-flop

9.1.4 JK FLIP-FLOP

Razmatra se JK flip-flop kod koga je za signal takta C i signale J , K , S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i čiji je grafički simbol dat na slici 72.



Slika 72 Grafički simbol JK flip-flopa

Zakon funkcionisanja JK flip-flopa je dat u obliku tablice na slici 73 i Bulovim izrazima na slici 74.

J	K	Q	$Q(t+1)$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

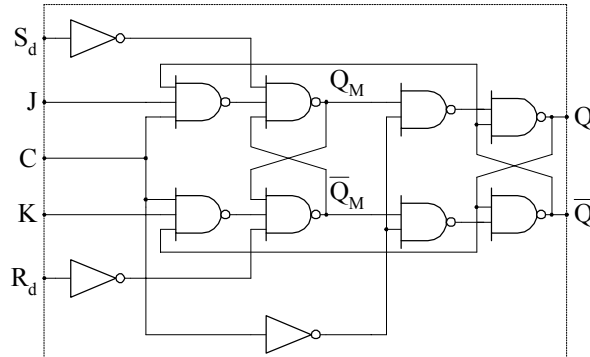
Slika 73 Zakon funkcionisanja JK flip-flopa dat u obliku tablice

$$Q(t+1) = J\bar{Q} + \bar{K}Q, \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 74 Zakon funkcionisanja JK flip-flopa dat Bulovim izrazima

Strukturna šema JK flip-flopa je data na slici 75.



Slika 75 Strukturna šema JK flip-flopa

ZADATAK 4. Realizovati strukturnu šemu JK flip-flopa prema slici 76. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovesti na ulaz J i K vrednosti iz tabele 23, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

J	K	Q	$Q(t+1)$
0	0		
1	0		
0	0		
0	1		
1	0		
0	1		
1	1		
1	1		

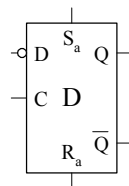
Tabela 23 JK flip-flop

9.2 FLIP-FLOPOVI SA NILI ELEMENTIMA

Razmatra se *master-slave* flip-flopi D, T, RS i JK tipa realizovani sa NILI elementima.

9.2.1 D FLIP-FLOP

Razmatra se D flip-flop kod koga je za signal takta C i signale S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i za signal D aktivna vrednost 0 i neaktivna vrednost 1 i čiji je grafički simbol dat na slici 77.



Slika 77 Grafički simbol D flip-flopa

Zakon funkcionisanja D flip-flopa je dat u obliku tablice na slici 78 i Bulovim izrazima na slici 79.

D	Q	Q(t+1)
0	0	0
0	1	0
1	0	1
1	1	1

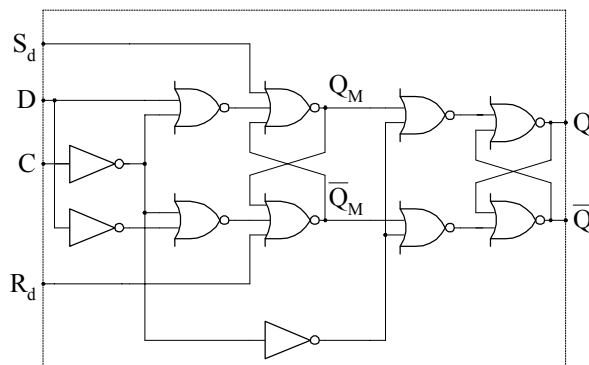
Slika 78 Zakon funkcionisanja D flip-flopa dat u obliku tablice

$$Q(t+1) = D \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 79 Zakon funkcionisanja D flip-flopa dat Bulovim izrazima

Strukturna šema D flip-flopa je data na slici 80.



Slika 80 Strukturna šema D flip-flopa

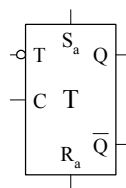
ZADATAK 5. Realizovati strukturnu šemu D flip-flopa prema slici 80. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovoditi na ulaz D vrednosti iz tabele 24, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

D	Q	Q(t+1)
0		
1		
1		
0		

Tabela 24 D flip-flop

9.2.2 T FLIP-FLOP

Razmatra se T flip-flop kod koga je za signal takta C i signale S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i za signal T aktivna vrednost 0 i neaktivna vrednost 1 i čiji je grafički simbol dat na slici 81.



Slika 81 Grafički simbol T flip-flopa

Zakon funkcionisanja T flip-flopa je dat u obliku tablice na slici 82 i Bulovim izrazima na slici 83.

T	Q	Q(t+1)
0	0	1
0	1	0
1	0	0
1	1	1

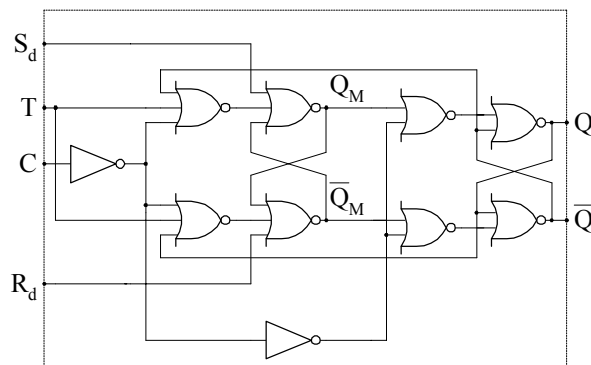
Slika 82 Zakon funkcionisanja T flip-flopa dat u obliku tablice

$$Q(t+1) = \overline{TQ} + TQ \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 83 Zakon funkcionisanja T flip-flopa dat Bulovim izrazima

Strukturna šema T flip-flopa je data na slici 84.



Slika 84 Strukturna šema T flip-flopa

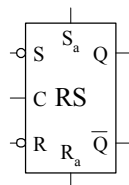
ZADATAK 6. Realizovati strukturnu šemu T flip-flopa prema slici 84. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovesti na ulaz T vrednosti iz tabele 25, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

T	Q	Q(t+1)
0		
1		
1		
1		
0		
1		

Tabela 25 T flip-flop

9.2.3 RS FLIP-FLOP

Razmatra se RS flip-flop kod koga je za signal takta C i signale S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i za signale R i S aktivna vrednost 0 i neaktivna vrednost 1 i čiji je grafički simbol dat na slici 85.



Slika 85 Grafički simbol RS flip-flopa

Zakon funkcionisanja RS flip-flopa je dat u obliku tablice na slici 86 i Bulovim izrazima na slici 87.

R	S	Q	Q(t+1)
0	0	0	?
0	0	1	?
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

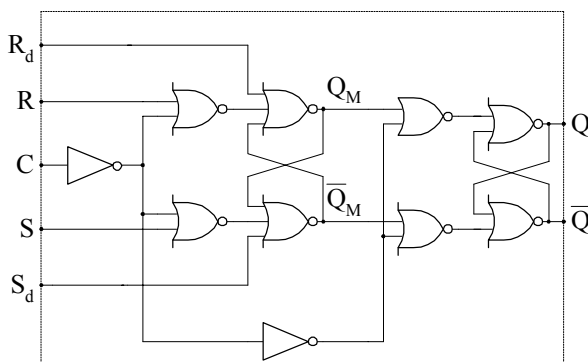
Slika 86 Zakon funkcionisanja RS flip-flopa dat u obliku tablice

$$Q(t+1) = \bar{S} + RQ, S + R = 1 \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 87 Zakon funkcionisanja RS flip-flopa dat Bulovim izrazima

Strukturna šema RS flip-flopa je data na slici 88.



Slika 88 Strukturna šema RS flip-flopa

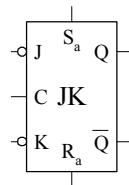
ZADATAK 7. Realizovati strukturnu šemu RS flip-flopa prema slici 88. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovoditi na ulaz S i R vrednosti iz tabele 26, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

R	S	Q	Q(t+1)
0	0		
0	1		
0	0		
1	0		
0	0		
0	1		
1	0		
0	0		

Tabela 26 RS flip-flop

9.2.4 JK FLIP-FLOP

Razmatra se JK flip-flop kod koga je za signal takta C i signale S_a i R_a aktivna vrednost 1 i neaktivna vrednost 0 i za signale J i K aktivna vrednost 0 i neaktivna vrednost 1 i čiji je grafički simbol dat na slici 89.



Slika 89 Grafički simbol JK flip-flopa

Zakon funkcionisanja JK flip-flopa je dat u obliku tablice na slici 90 i Bulovim izrazima na slici 91.

J	K	Q	Q(t+1)
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

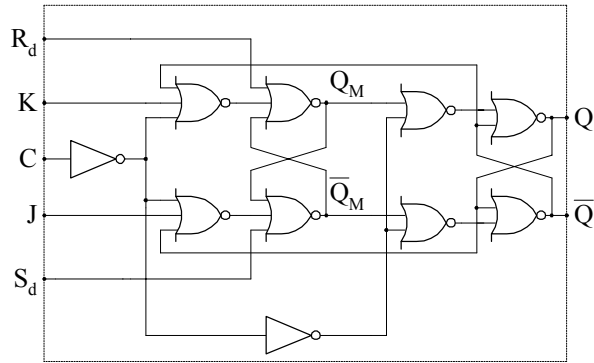
Slika 90 Zakon funkcionisanja JK flip-flopa dat u obliku tablice

$$Q(t+1) = \overline{JQ} + KQ, \text{ za } C = 1$$

$$Q(t+1) = Q \text{ za } C = 0$$

Slika 91 Zakon funkcionisanja JK flip-flopa dat Bulovim izrazima

Strukturna šema JK flip-flopa je data na slici 92.



Slika 92 Strukturna šema JK flip-flopa

ZADATAK 8. Realizovati strukturnu šemu JK flip-flopa prema slici 92. Najpre preko asinhronog ulaza R_d dovesti flip-flop u početo stanje $Q = 0$. Na ulazima S_d i C držati vrednost 0, a na ulaz R_d dovesti vrednost 1 pa 0. Nadalje na asinhronim ulazima S_d i R_d držati vrednost 0, dovoditi na ulaz J i K vrednosti iz tabele 27, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q(t+1)$.

J	K	Q	$Q(t+1)$
0	0		
1	0		
0	0		
0	1		
1	0		
0	1		
1	1		
1	1		

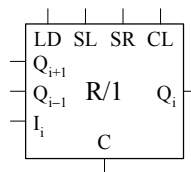
Tabela 27 JK flip-flop

10 REGISTAR

Razmatraju se registri sa funkcijama paralelnog upisa, pomeranja ulevo, pomeranja udesno i brisanja realizovani sa flip-flopovima D, T, RS i JK tipa. Paralelni upis se realizuje pri aktivnoj vrednosti signala LD, pomeranje ulevo pri aktivnoj vrednosti signala SL, pomeranje udesno pri aktivnoj vrednosti signala SR i brisanje pri aktivnoj vrednosti signala CL. U datom trenutku samo jedan od signala LD, SL, SR i CL sme da ima aktivnu vrednost. Ukoliko su neaktivne vrednosti sva četiri signala LD, SL, SR i CL, sadržaj registra se ne menja. Razmatraju se jednorazredni, četvororazredni i šesnaestorazredni registar.

10.1 JEDNORAZREDNI REGISTAR

Razmatra se jednorazredni registar kod koga su ulazni informacioni signali I_i , Q_{i-1} i Q_{i+1} , ulazni upravljački signali LD, SL, SR i CL, ulazni signal takta C i izlazni informacioni signal Q_i . Aktivna vrednost svih ovih signala je 1 i neaktivna vrednost 0. Grafički simbol jednorazrednog registra je dat na slici 93.



Slika 93 Grafički simbol jednorazrednog registra

Zakon funkcionisanja jednorazrednog registra je dat u obliku tablice na slici 94.

I_i	Q_{i-1}	Q_{i+1}	Q_i	LD	SL	SR	CL	$Q_i(t+1)$
I_i	Q_{i-1}	Q_{i+1}	Q_i	0	0	0	0	Q_i
I_i	Q_{i-1}	Q_{i+1}	Q_i	1	0	0	0	I_i
I_i	Q_{i-1}	Q_{i+1}	Q_i	0	1	0	0	Q_{i-1}
I_i	Q_{i-1}	Q_{i+1}	Q_i	0	0	1	0	Q_{i+1}
I_i	Q_{i-1}	Q_{i+1}	Q_i	0	0	0	1	0

Slika 94 Zakon funkcionisanja jednorazrednog registra dat u obliku tablice

Razmatra se jednorazredni registar realizovan sa flip-flopovima D, T, RS i JK tipa.

10.1.1 JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA D TIPa

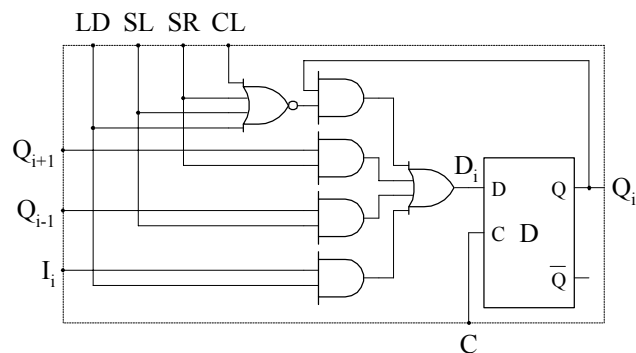
Signal pobude D_i jednorazrednog registra je dat Bulovim izrazom

$$D_i = LD \cdot I_i + SL \cdot Q_{i-1} + SR \cdot Q_{i+1} + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_i$$

iz koga se dobija

$$D_i = LD \cdot I_i + SL \cdot Q_{i-1} + SR \cdot Q_{i+1} + (\overline{LD+SL+SR+CL}) \cdot Q_i$$

Strukturna šema jednorazrednog registra je data na slici 95.



Slika 95 Strukturna šema jednorazrednog registra

ZADATAK 1. Realizovati strukturnu šemu jednorazrednog registra prema slici 95, dovesti na ulaze I_i , Q_{i-1} i Q_{i+1} , LD, SL, SR i CL vrednosti iz tabele 28, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , D_i i $Q_i(t+1)$.

I_i	Q_{i-1}	Q_{i+1}	Q_i	LD	SL	SR	CL	D_i	$Q_i(t+1)$
0	1	1		0	0	0	0		
0	1	1		1	0	0	0		
1	0	0		1	0	0	0		
1	0	0		0	1	0	0		
0	1	0		0	1	0	0		
1	1	0		0	0	1	0		
0	0	1		0	0	1	0		
1	1	1		0	0	0	1		

Tabela 28 Jednorazredni registar

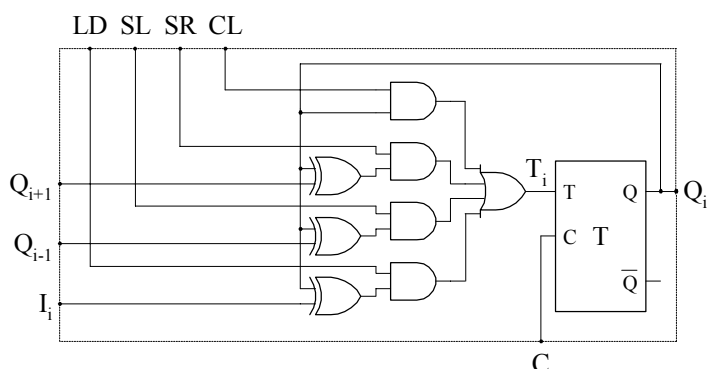
10.1.2 JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA T TIPRA

Signal pobude T_i jednorazrednog registra je dat Bulovim izrazom

$T_i = LD \cdot (I_i \oplus Q_i) + SL \cdot (Q_{i-1} \oplus Q_i) + SR \cdot (Q_{i+1} \oplus Q_i) + CL \cdot Q_i + (\overline{LD+SL+SR+CL}) \cdot 0$
 iz koga se dobija

$$T_i = LD \cdot (I_i \oplus Q_i) + SL \cdot (Q_{i-1} \oplus Q_i) + SR \cdot (Q_{i+1} \oplus Q_i) + CL \cdot Q_i$$

Strukturna šema jednorazrednog registra je data na slici 96.



Slika 96 Strukturna šema jednorazrednog registra

ZADATAK 2. Realizovati strukturnu šemu jednorazrednog registra prema slici 96, dovesti na ulaze I_i , Q_{i-1} i Q_{i+1} , LD, SL, SR i CL vrednosti iz tabele 29, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , T_i i $Q_i(t+1)$.

I_i	Q_{i-1}	Q_{i+1}	Q_i	LD	SL	SR	CL	T_i	$Q_i(t+1)$
0	1	1		0	0	0	0		
0	1	1		1	0	0	0		
1	0	0		1	0	0	0		
1	0	0		0	1	0	0		
0	1	0		0	1	0	0		
1	1	0		0	0	1	0		
0	0	1		0	0	1	0		
1	1	1		0	0	0	1		

Tabela 29 Jednorazredni registar

10.1.3 JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA RS TIPa

Signali pobuda S_i i R_i jednorazrednog registra su dati Bulovim izrazima

$$S_i = LD \cdot I_i + SL \cdot Q_{i-1} + SR \cdot Q_{i+1} + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot 0$$

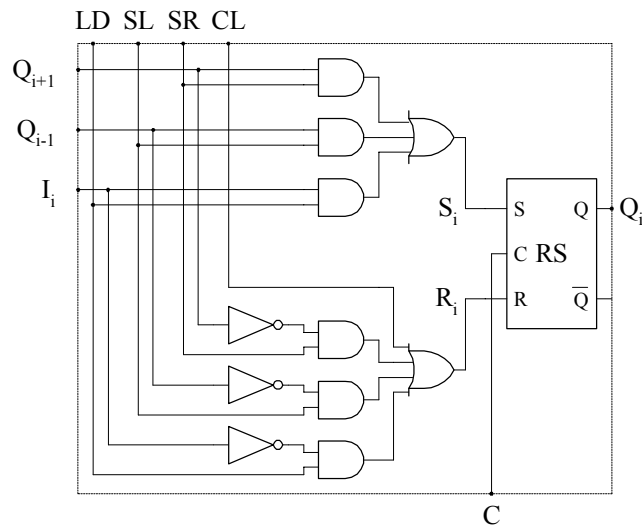
$$R_i = LD \cdot \bar{I}_i + SL \cdot \bar{Q}_{i-1} + SR \cdot \bar{Q}_{i+1} + CL \cdot 1 + (\overline{LD+SL+SR+CL}) \cdot 0$$

iz kojih se dobija

$$S_i = LD \cdot I_i + SL \cdot Q_{i-1} + SR \cdot Q_{i+1}$$

$$R_i = LD \cdot \bar{I}_i + SL \cdot \bar{Q}_{i-1} + SR \cdot \bar{Q}_{i+1} + CL$$

Strukturna šema jednorazrednog registra je data na slici 97.



Slika 97 Strukturna šema jednorazrednog registra

ZADATAK 3. Realizovati strukturnu šemu jednorazrednog registra prema slici 97, dovesti na ulaze I_i , Q_{i-1} i Q_{i+1} , LD, SL, SR i CL vrednosti iz tabele 30, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , S_i , R_i i $Q_i(t+1)$.

I_i	Q_{i-1}	Q_{i+1}	Q_i	LD	SL	SR	CL	S_i	R_i	$Q_i(t+1)$
0	1	1		0	0	0	0			
0	1	1		1	0	0	0			
1	0	0		1	0	0	0			
1	0	0		0	1	0	0			
0	1	0		0	1	0	0			
1	1	0		0	0	1	0			
0	0	1		0	0	1	0			
1	1	1		0	0	0	1			

Tabela 30 Jednorazredni registar

10.1.4 JEDNORAZREDNI REGISTAR SA FLIP-FLOPOVIMA JK TIPA

Signali pobuda J_i i K_i jednorazrednog registra su dati Bulovim izrazima

$$J_i = LD \cdot I_i + SL \cdot Q_{i-1} + SR \cdot Q_{i+1} + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot 0$$

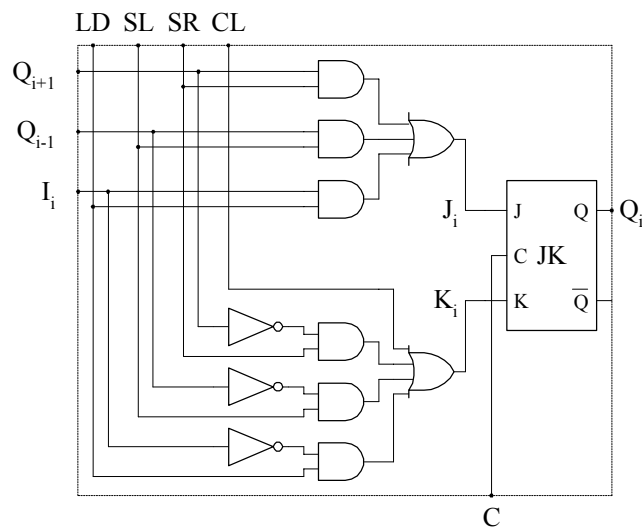
$$K_i = LD \cdot \bar{I}_i + SL \cdot \bar{Q}_{i-1} + SR \cdot \bar{Q}_{i+1} + CL \cdot 1 + (\overline{LD+SL+SR+CL}) \cdot 0$$

iz kojih se dobija

$$J_i = LD \cdot I_i + SL \cdot Q_{i-1} + SR \cdot Q_{i+1}$$

$$K_i = LD \cdot \bar{I}_i + SL \cdot \bar{Q}_{i-1} + SR \cdot \bar{Q}_{i+1} + CL$$

Strukturna šema jednorazrednog registra je data na slici 98.



Slika 98 Strukturna šema jednorazrednog registra

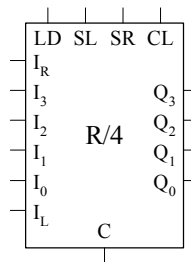
ZADATAK 4. Realizovati strukturnu šemu jednorazrednog registra prema slici 98, dovesti na ulaze I_i , Q_{i-1} i Q_{i+1} , LD, SL, SR i CL vrednosti iz tabele 31, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , J_i , K_i i $Q_i(t+1)$.

I_i	Q_{i-1}	Q_{i+1}	Q_i	LD	SL	SR	CL	J_i	K_i	$Q_i(t+1)$
0	1	1		0	0	0	0			
0	1	1		1	0	0	0			
1	0	0		1	0	0	0			
1	0	0		0	1	0	0			
0	1	0		0	1	0	0			
1	1	0		0	0	1	0			
0	0	1		0	0	1	0			
1	1	1		0	0	0	1			

Tabela 31 Jednorazredni registar

10.2 ČETVORORAZREDNI REGISTAR

Razmatra se četvororazredni registar kod koga su ulazni informacioni signali $I_R, I_3, I_2, I_1, I_0, I_L$, ulazni upravljački signali LD, SL, SR i CL, ulazni signal takta C i izlazni informacioni signali Q_3, Q_2, Q_1, Q_0 . Aktivna vrednost svih ovih signala je 1 i neaktivna vrednost 0. Grafički simbol četvororazrednog registra je dat na slici 99.



Slika 99 Grafički simbol četvororazrednog registra

Zakon funkcionisanja četvororazrednog registra je dat u obliku tablice na slici 100.

I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	LD	SL	SR	CL	$Q_3(t+1)$	$Q_2(t+1)$	$Q_1(t+1)$	$Q_0(t+1)$
I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	0	0	0	0	Q_3	Q_2	Q_1	Q_0
I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	1	0	0	0	I_3	I_2	I_1	I_0
I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	0	1	0	0	Q_2	Q_1	Q_0	I_L
I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	0	0	1	0	I_R	Q_3	Q_2	Q_1
I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	0	0	0	1	0	0	0	0

Slika 100 Zakon funkcionisanja četvororazrednog registra dat u obliku tablice

Zakon funkcionisanja četvororazrednog registra je dat Bulovim izrazima

$$Q_3(t+1) = LD \cdot I_3 + SL \cdot Q_2 + SR \cdot I_R + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_3$$

$$Q_2(t+1) = LD \cdot I_2 + SL \cdot Q_1 + SR \cdot Q_3 + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_2$$

$$Q_1(t+1) = LD \cdot I_1 + SL \cdot Q_0 + SR \cdot Q_2 + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_1$$

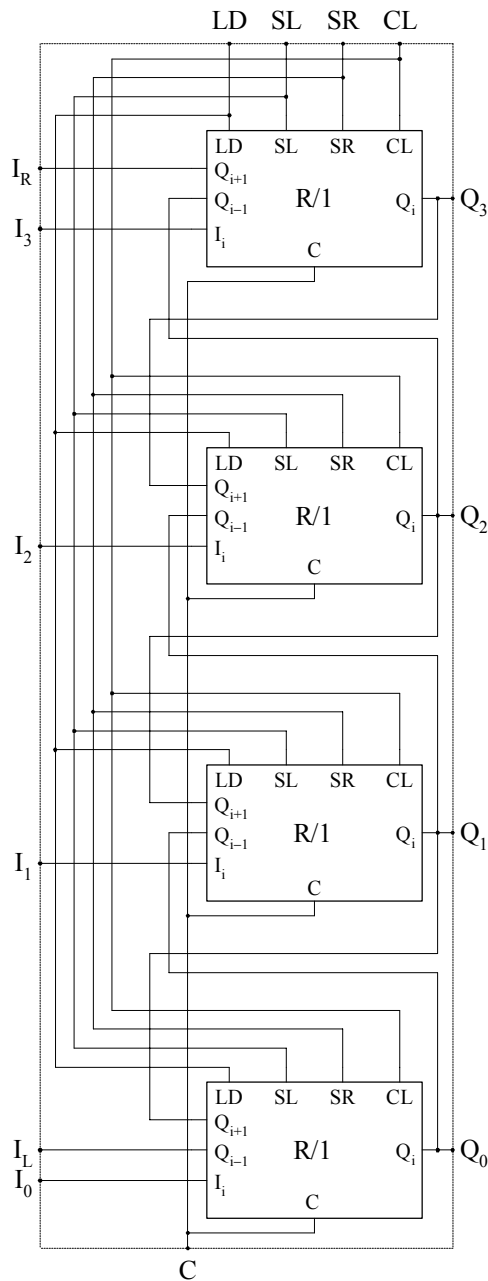
$$Q_0(t+1) = LD \cdot I_0 + SL \cdot I_L + SR \cdot Q_1 + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_0$$

Strukturna šema četvororazrednog registra je data na slici 101.

ZADATAK 5. Realizovati strukturnu šemu četvororazrednog registra prema slici 101, dovesti na ulaze $I_R, I_3, I_2, I_1, I_0, I_L$, LD, SL, SR i CL vrednosti iz tabele 32, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q_3, Q_2, Q_1, Q_0, Q_3(t+1), Q_2(t+1), Q_1(t+1)$ i $Q_0(t+1)$.

I_R	I_3	I_2	I_1	I_0	I_L	Q_3	Q_2	Q_1	Q_0	LD	SL	SR	CL	$Q_3(t+1)$	$Q_2(t+1)$	$Q_1(t+1)$	$Q_0(t+1)$
1	1	1	1	1	1					0	0	0	1				
1	1	1	1	1	1					0	0	0	0				
1	1	0	1	0	1					1	0	0	0				
0	0	0	0	0	1					0	1	0	0				
1	1	1	1	1	0					0	0	1	0				
1	1	1	1	1	1					0	0	0	1				

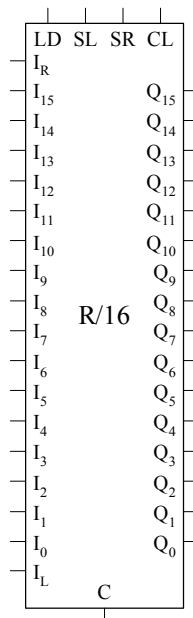
Tabela 32 Četvororazredni registar



Slika 101 Strukturna šema četvororazrednog registra

10.3 ŠESNAESTORAZREDNI REGISTAR

Razmatra se šesnaestorazredni registar kod koga su ulazni informacijski signali $I_R, I_{15}, I_{14}, \dots, I_1, I_0$ i I_L , ulazni upravljački signali LD, SL, SR i CL, ulazni signal takta C i izlazni informacijski signal $Q_{15}, Q_{14}, \dots, Q_1$ i Q_0 . Aktivna vrednost svih ovih signala je 1 i neaktivna vrednost 0. Grafički simbol šesnaestorazrednog registra je dat na slici 102.



Slika 102 Grafički simbol šesnaestorazrednog registra

Zakon funkcionisanja šesnaestorazrednog registra je dat u obliku tablice na slici 103.

I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_{15}	Q_{14}	...	Q_1	Q_0	LD	SL	SR	CL	$Q_{15}(t+1)$	$Q_{14}(t+1)$...	$Q_1(t+1)$	$Q_0(t+1)$
I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_3	Q_2	...	Q_1	Q_0	0	0	0	0	Q_{15}	Q_{14}	...	Q_1	Q_0
I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_3	Q_2	...	Q_1	Q_0	1	0	0	0	I_{15}	I_{14}	...	I_1	I_0
I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_3	Q_2	...	Q_1	Q_0	0	1	0	0	Q_{14}	Q_{13}	...	Q_0	I_L
I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_3	Q_2	...	Q_1	Q_0	0	0	1	0	I_R	Q_{15}	...	Q_2	Q_1
I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_3	Q_2	...	Q_1	Q_0	0	0	0	1	0	0	...	0	0

Slika 103 Zakon funkcionisanja šesnaestorazrednog registra dat u obliku tablice

Zakon funkcionisanja šesnaestorazrednog registra je dat Bulovim izrazima

$$Q_{15}(t+1) = LD \cdot I_{15} + SL \cdot Q_{14} + SR \cdot I_R + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_{15}$$

$$Q_{14}(t+1) = LD \cdot I_{14} + SL \cdot Q_{13} + SR \cdot Q_{15} + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_{14}$$

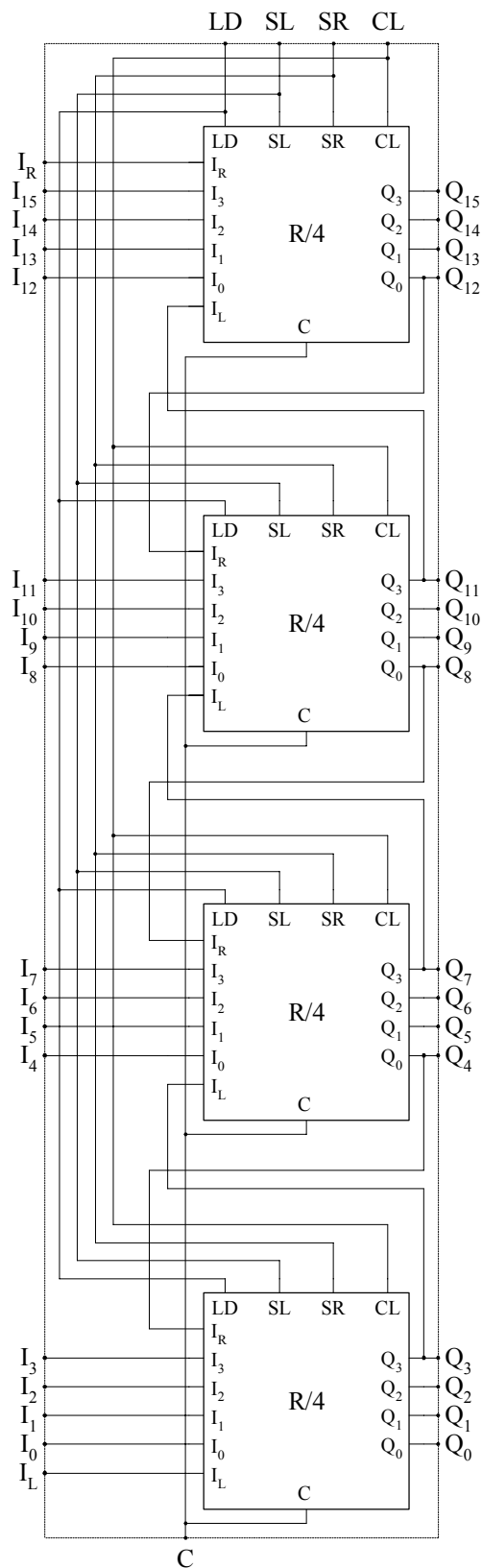
$$\dots$$

$$Q_1(t+1) = LD \cdot I_1 + SL \cdot Q_0 + SR \cdot Q_2 + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_1$$

$$Q_0(t+1) = LD \cdot I_0 + SL \cdot I_L + SR \cdot Q_1 + CL \cdot 0 + (\overline{LD+SL+SR+CL}) \cdot Q_0$$

Strukturna šema šesnaestorazrednog registra je data na slici 104.

ZADATAK 5. Realizovati strukturnu šemu šesnaestorazrednog registra prema slici 104, dovesti na ulaze $I_R, I_{15}, I_{14}, \dots, I_1, I_0, I_L$, LD, SL, SR i CL vrednosti iz tabele 33, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za $Q_{15}, Q_{14}, \dots, Q_1, Q_0, Q_{15}(t+1), Q_{14}(t+1), \dots, Q_1(t+1)$ i $Q_0(t+1)$.



Slika 104 Strukturna šema šesnaestorazrednog registra

I_R	I_{15}	I_{14}	...	I_1	I_0	I_L	Q_{15}	Q_{14}	...	Q_1	Q_0	LD	SL	SR	CL	$Q_{15(t+1)}$	$Q_{14(t+1)}$...	$Q_{1(t+1)}$	$Q_{0(t+1)}$
1	1	1	...	1	1	1			...			0	0	0	1			...		
1	1	1	...	1	1	1			...			0	0	0	0			...		
1	1	0	...	1	0	1			...			1	0	0	0			...		
0	0	0	...	0	0	1			...			0	1	0	0			...		
1	1	1	...	1	1	0			...			0	0	1	0			...		
1	1	1	...	1	1	1			...			0	0	0	1			...		

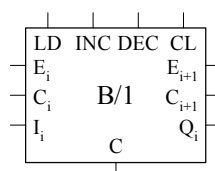
Tabela 33 Šesnaestorazredni registar

11 BROJAČ

Razmatraju se brojači sa funkcijama paralelnog upisa, inkrementiranja, dekrementiranja i brisanja realizovani sa flip-flopovima D, T, RS i JK tipa. Paralelni upis se realizuje pri aktivnoj vrednosti signala LD, inkrementiranje pri aktivnoj vrednosti signala INC, dekrementiranje pri aktivnoj vrednosti signala DEC i brisanje pri aktivnoj vrednosti signala CL. U datom trenutku samo jedan od signala LD, INC, DEC i CL sme da ima aktivnu vrednost. Ukoliko su neaktivne vrednosti sva četiri signala LD, INC, DEC i CL, sadržaj brojača se ne menja. Razmatraju se jednorazredni, četvororazredni i šesnaestorazredni brojač.

11.1 JEDNORAZREDNI BROJAČ

Razmatra se jednorazredni brojač kod koga su ulazni informacioni signali I_i , C_i i E_i , ulazni upravljački signali LD, INC, DEC i CL, ulazni signal takta C i izlazni informacioni signali Q_i , C_{i+1} i E_{i+1} . Aktivna vrednost svih ovih signala je 1 i neaktivna vrednost 0. Grafički simbol jednorazrednog brojača je dat na slici 105.



Slika 105 Grafički simbol jednorazrednog brojača

Zakon funkcionisanja jednorazrednog brojača je dat u obliku tablice na slici 106.

I_i	C_i	E_i	Q_i	LD	INC	DEC	CL	$Q_i(t+1)$	C_{i+1}	E_{i+1}
I_i	C_i	E_i	Q_i	0	0	0	0	Q_i	0	0
I_i	C_i	E_i	Q_i	1	0	0	0	I_i	0	0
I_i	C_i	E_i	Q_i	0	1	0	0	$Q_i \oplus C_i$	$Q_i \cdot C_i$	0
I_i	C_i	E_i	Q_i	0	0	1	0	$Q_i \oplus E_i$	0	$\overline{Q_i} \cdot E_i$
I_i	C_i	E_i	Q_i	0	0	0	1	0	0	0

Slika 106 Zakon funkcionisanja jednorazrednog brojača dat u obliku tablice

Razmatra se jednorazredni brojač realizovan sa flip-flopovima D, T, RS i JK tipa.

11.1.1 JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA D TIPa

Signal pobude D_i jednorazrednog brojača je dat Bulovim izrazom

$D_i = LD \cdot I_i + INC \cdot (Q_i \oplus C_i) + DEC \cdot (Q_i \oplus E_i) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_i$
iz koga se dobija

$$D_i = LD \cdot I_i + INC \cdot (Q_i \oplus C_i) + DEC \cdot (Q_i \oplus E_i) + (\overline{LD+INC+DEC+CL}) \cdot Q_i$$

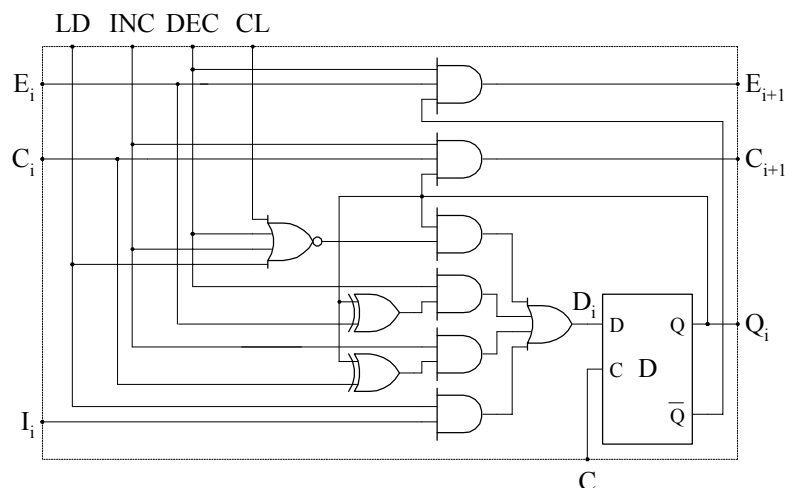
Signal prenosa C_{i+1} jednorazrednog brojača je dat Bulovim izrazom

$$C_{i+1} = INC \cdot Q_i \cdot C_i$$

Signal pozajmice E_{i+1} jednorazrednog brojača je dat Bulovim izrazom

$$E_{i+1} = DEC \cdot \overline{Q_i} \cdot E_i$$

Strukturna šema jednorazrednog brojača je data na slici 107.



Slika 107 Strukturna šema jednorazrednog brojača

ZADATAK 1. Realizovati strukturnu šemu jednorazrednog brojača prema slici 107, dovesti na ulaze I_i , C_i , E_i , LD, INC, DEC i CL vrednosti iz tabele 34, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , D_i , $Q_i(t+1)$, C_{i+1} i E_{i+1} .

I_i	C_i	E_i	Q_i	LD	INC	DEC	CL	D_i	$Q_i(t+1)$	C_{i+1}	E_{i+1}
1	1	1		0	0	0	0				
1	1	1		1	0	0	0				
0	1	1		1	0	0	0				
0	1	0		0	1	0	0				
0	1	0		0	1	0	0				
0	0	1		0	0	1	0				
0	0	1		0	0	1	0				
I_i	C_i	E_i		0	0	0	1				

Tabela 34 Jednorazredni brojač

11.1.2 JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA T TIP A

Signal pobude T_i jednorazrednog brojača je dat Bulovim izrazom

$T_i = LD \cdot (Q_i \oplus I_i) + INC \cdot C_i + DEC \cdot E_i + CL \cdot Q_i + (\overline{LD+INC+DEC+CL}) \cdot 0$
 iz koga se dobija

$$T_i = LD \cdot (Q_i \oplus I_i) + INC \cdot C_i + DEC \cdot E_i + CL \cdot Q_i$$

Signal prenosa C_{i+1} jednorazrednog brojača je dat Bulovim izrazom

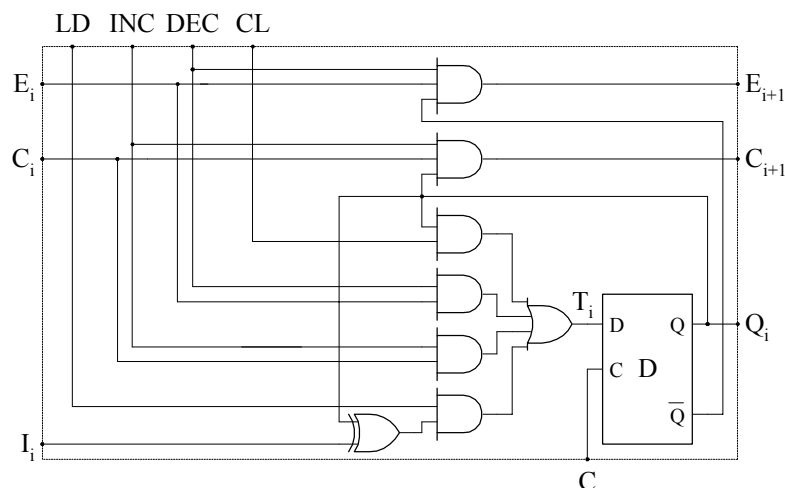
$$C_{i+1} = INC \cdot Q_i \cdot C_i$$

Signal pozajmice E_{i+1} jednorazrednog brojača je dat Bulovim izrazom

$$E_{i+1} = DEC \cdot \overline{Q_i} \cdot E_i$$

Strukturna šema jednorazrednog brojača je data na slici 108.

ZADATAK 2. Realizovati strukturnu šemu jednorazrednog brojača prema slici 108, dovesti na ulaze I_i , C_i , E_i , LD, INC, DEC i CL vrednosti iz tabele 35, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , T_i , $Q_i(t+1)$, C_{i+1} i E_{i+1} .



Slika 108 Strukturna šema jednorazrednog brojača

I_i	C_i	E_i	Q_i	LD	INC	DEC	CL	T_i	$Q_i(t+1)$	C_{i+1}	E_{i+1}
1	1	1		0	0	0	0				
1	1	1		1	0	0	0				
0	1	1		1	0	0	0				
0	1	0		0	1	0	0				
0	1	0		0	1	0	0				
0	0	1		0	0	1	0				
0	0	1		0	0	1	0				
I_i	C_i	E_i		0	0	0	1				

Tabela 35 Jednorazredni brojač

11.1.3 JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA RS TIPa

Signali pobuda S_i i R_i jednorazrednog brojača su dati Bulovim izrazima

$$S_i = LD \cdot I_i + INC \cdot \overline{Q_i} \cdot C_i + DEC \cdot \overline{Q_i} \cdot E_i + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot 0$$

$$R_i = LD \cdot \overline{I_i} + INC \cdot Q_i \cdot C_i + DEC \cdot Q_i \cdot E_i + CL \cdot 1 + (\overline{LD+INC+DEC+CL}) \cdot 0$$

iz kojih se dobija

$$S_i = LD \cdot I_i + INC \cdot \overline{Q_i} \cdot C_i + DEC \cdot \overline{Q_i} \cdot E_i$$

$$R_i = LD \cdot \overline{I_i} + INC \cdot Q_i \cdot C_i + DEC \cdot Q_i \cdot E_i + CL$$

Signal prenosa C_{i+1} jednorazrednog brojača je dat Bulovim izrazom

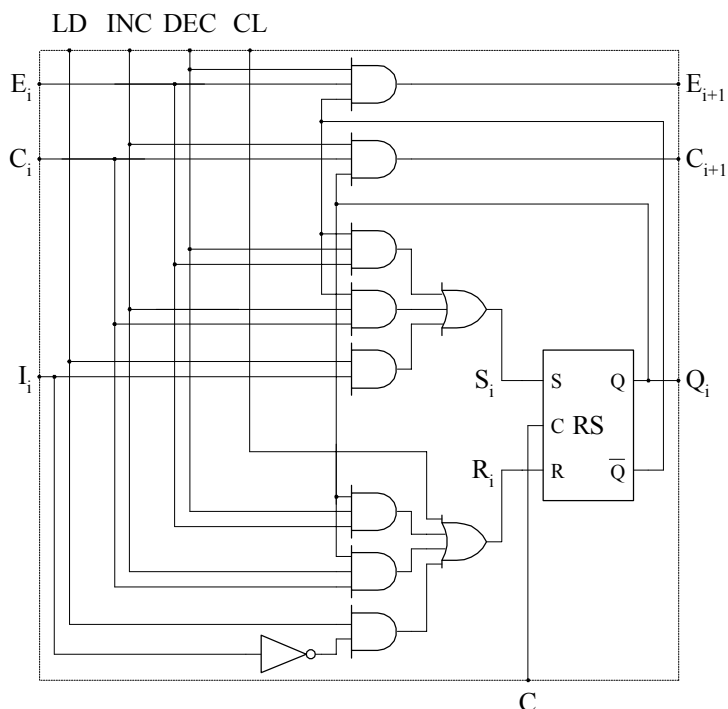
$$C_{i+1} = INC \cdot Q_i \cdot C_i$$

Signal pozajmice E_{i+1} jednorazrednog brojača je dat Bulovim izrazom

$$E_{i+1} = DEC \cdot \overline{Q_i} \cdot E_i$$

Strukturna šema jednorazrednog brojača je data na slici 109.

ZADATAK 3. Realizovati strukturnu šemu jednorazrednog brojača prema slici 109, dovesti na ulaze I_i , C_i , E_i , LD, INC, DEC i CL vrednosti iz tabele 36, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , S_i , R_i , $Q_i(t+1)$, C_{i+1} i E_{i+1} .



Slika 109 Strukturna šema jednorazrednog brojača

I_i	C_i	E_i	Q_i	LD	INC	DEC	CL	S_i	R_i	$Q_i(t+1)$	C_{i+1}	E_{i+1}
1	1	1		0	0	0	0					
1	1	1		1	0	0	0					
0	1	1		1	0	0	0					
0	1	0		0	1	0	0					
0	1	0		0	1	0	0					
0	0	1		0	0	1	0					
0	0	1		0	0	1	0					
I_i	C_i	E_i		0	0	0	1					

Tabela 36 Jednorazredni brojač

11.1.4 JEDNORAZREDNI BROJAČ SA FLIP-FLOPOVIMA JK TIP

Signali pobuda J_i i K_i jednorazrednog brojača su dati Bulovim izrazima

$$J_i = LD \cdot I_i + INC \cdot C_i + DEC \cdot E_i + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot 0$$

$$K_i = LD \cdot \bar{I}_i + INC \cdot C_i + DEC \cdot E_i + CL \cdot 1 + (\overline{LD+INC+DEC+CL}) \cdot 0$$

iz kojih se dobija

$$J_i = LD \cdot I_i + INC \cdot C_i + DEC \cdot E_i$$

$$K_i = LD \cdot \bar{I}_i + INC \cdot C_i + DEC \cdot E_i + CL$$

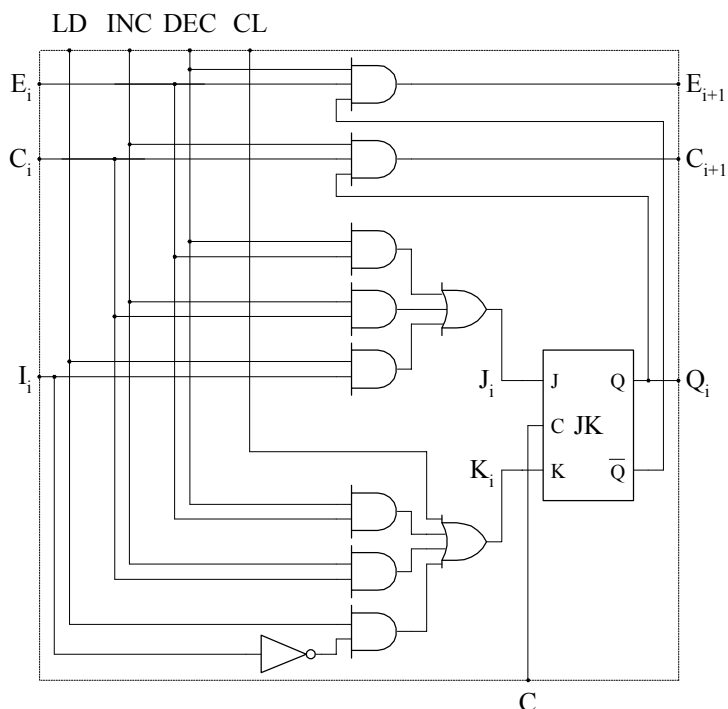
Signal prenosa C_{i+1} jednorazrednog brojača je dat Bulovim izrazom

$$C_{i+1} = INC \cdot Q_i \cdot C_i$$

Signal pozajmice E_{i+1} jednorazrednog brojača je dat Bulovim izrazom

$$E_{i+1} = DEC \cdot \bar{Q}_i \cdot E_i$$

Strukturna šema jednorazrednog brojača je data na slici 110.



Slika 110 Strukturna šema jednorazrednog brojača

ZADATAK 4. Realizovati strukturnu šemu jednorazrednog brojača prema slici 110, dovesti na ulaze I_i , C_i , E_i , LD, INC, DEC i CL vrednosti iz table 37, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_i , J_i , K_i , $Q_i(t+1)$, C_{i+1} i E_{i+1} .

I_i	C_i	E_i	Q_i	LD	INC	DEC	CL	J_i	K_i	$Q_i(t+1)$	C_{i+1}	E_{i+1}
1	1	1		0	0	0	0					
1	1	1		1	0	0	0					
0	1	1		1	0	0	0					
0	1	0		0	1	0	0					
0	1	0		0	1	0	0					
0	0	1		0	0	1	0					
0	0	1		0	0	1	0					
I_i	C_i	E_i		0	0	0	1					

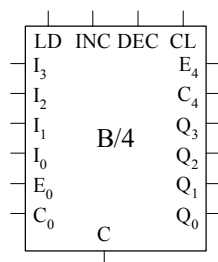
Tabela 37 Jednorazredni brojač

11.2 ČETVORORAZREDNI BROJAČ

Razmatra se četvororazredni brojač kod koga su ulazni informacioni signali I_3, I_2, I_1, I_0, C_0 i E_0 , ulazni upravljački signali LD, INC, DEC i CL, ulazni signal takta C i izlazni informacioni signali Q_3, Q_2, Q_1, Q_0, C_4 i E_4 . Aktivna vrednost svih ovih signala je 1 i neaktivna vrednost 0. Grafički simbol četvororazrednog brojača je dat na slici 111.

Zakon funkcionisanja brojača je dat u obliku tablice na slici 112 pri čemu su

$$\begin{aligned}
 C_1 &= Q_0 \cdot C_0 \\
 C_2 &= Q_1 \cdot C_1 = Q_1 \cdot Q_0 \cdot C_0 \\
 C_3 &= Q_2 \cdot C_2 = Q_2 \cdot Q_1 \cdot Q_0 \cdot C_0 \\
 E_1 &= \overline{Q_0} \cdot E_0 \\
 E_2 &= \overline{Q_1} \cdot E_1 = \overline{Q_1} \cdot \overline{Q_0} \cdot E_0 \\
 E_3 &= \overline{Q_2} \cdot E_2 = \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot E_0
 \end{aligned}$$



Slika 111 Grafički simbol četvororazrednog brojača

I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	LD	INC	DEC	CL	Q _{3(t+1)}	Q _{2(t+1)}	Q _{1(t+1)}	Q _{0(t+1)}	C ₄	E ₄	
I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	0	0	0	0	Q ₃	Q ₂	Q ₁	Q ₀	0	0	
I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	1	0	0	0	I ₃	I ₂	I ₁	I ₀	0	0	
I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	0	1	0	0	Q ₃ ⊕C ₃	Q ₂ ⊕C ₂	Q ₁ ⊕C ₁	Q ₀ ⊕C ₀	Q ₃ ·C ₃	0	
I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	0	0	1	0	Q ₃ ⊕E ₃	Q ₂ ⊕E ₂	Q ₁ ⊕E ₁	Q ₀ ⊕E ₀	0	Q ₃ ·E ₃	
I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	0	0	0	1	0	0	0	0	0	0	0

Slika 112 Zakon funkcionisanja četvororazrednog brojača dat u obliku tablice

Zakon funkcionisanja četvororazrednog brojača je dat Bulovim izrazima

$$\begin{aligned}
 Q_3(t+1) &= LD \cdot I_3 + INC \cdot (Q_3 \oplus C_3) + DEC \cdot (Q_3 \oplus E_3) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_3 \\
 Q_2(t+1) &= LD \cdot I_2 + INC \cdot (Q_2 \oplus C_2) + DEC \cdot (Q_2 \oplus E_2) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_2 \\
 Q_1(t+1) &= LD \cdot I_1 + INC \cdot (Q_1 \oplus C_1) + DEC \cdot (Q_1 \oplus E_1) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_1 \\
 Q_0(t+1) &= LD \cdot I_0 + INC \cdot (Q_0 \oplus C_0) + DEC \cdot (Q_0 \oplus E_0) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_0
 \end{aligned}$$

i

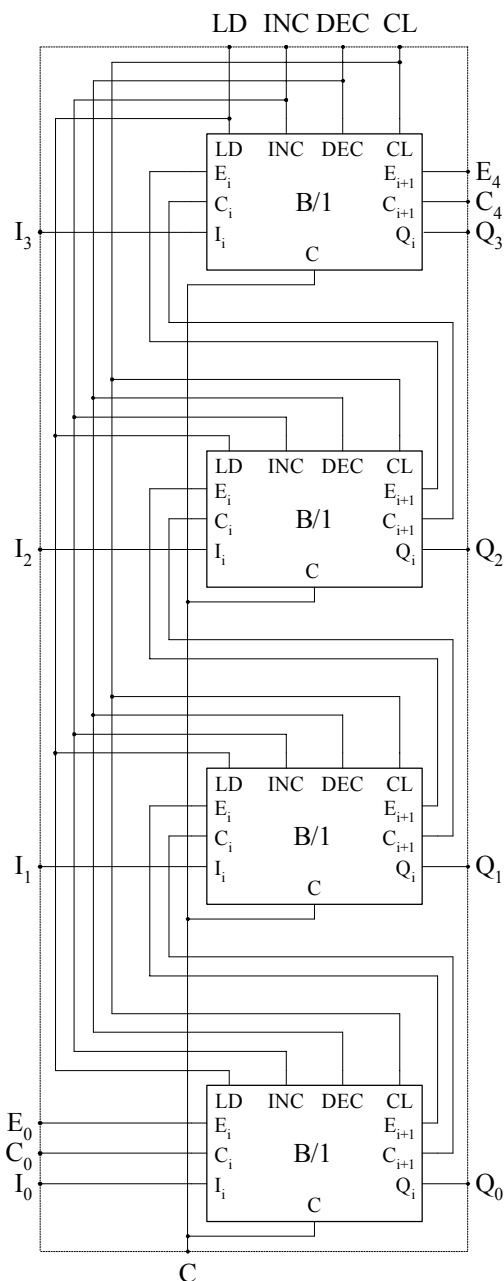
$$\begin{aligned}
 C_1 &= Q_0 \cdot C_0 \\
 C_2 &= Q_1 \cdot C_1 = Q_1 \cdot Q_0 \cdot C_0 \\
 C_3 &= Q_2 \cdot C_2 = Q_2 \cdot Q_1 \cdot Q_0 \cdot C_0 \\
 C_4 &= Q_3 \cdot C_3 = Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0 \cdot C_0 \\
 E_1 &= \overline{Q_0} \cdot E_0 \\
 E_2 &= \overline{Q_1} \cdot E_1 = \overline{Q_1} \cdot \overline{Q_0} \cdot E_0 \\
 E_3 &= \overline{Q_2} \cdot E_2 = \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot E_0 \\
 E_4 &= \overline{Q_3} \cdot E_3 = \overline{Q_3} \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot E_0
 \end{aligned}$$

Strukturna šema četvororazrednog brojača je data na slici 113.

ZADATAK 5. Realizovati strukturnu šemu četvororazrednog brojača prema slici 113, dovesti na ulaze I₃, I₂, I₁, I₀, C₀, E₀, LD, INC, DEC i CL vrednosti iz tabele 38, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q₃, Q₂, Q₁, Q₀, Q_{3(t+1)}, Q_{2(t+1)}, Q_{1(t+1)}, Q_{0(t+1)}, C₄, i E₄.

I ₃	I ₂	I ₁	I ₀	C ₀	E ₀	Q ₃	Q ₂	Q ₁	Q ₀	LD	INC	DEC	CL	Q _{3(t+1)}	Q _{2(t+1)}	Q _{1(t+1)}	Q _{0(t+1)}	C ₄	E ₄
0	1	0	1	1	1					1	0	0	0						
1	1	1	1	1	0					0	1	0	0						
1	1	1	1	0	1					0	1	0	0						
1	1	1	1	1	0					0	0	1	0						
1	1	1	1	1	1					0	0	1	0						
1	1	1	1	1	1					1	0	0	0						
1	1	1	1	1	1					0	1	0	0						
1	1	1	1	1	1					0	0	1	0						
1	1	1	1	1	1					0	0	0	1						

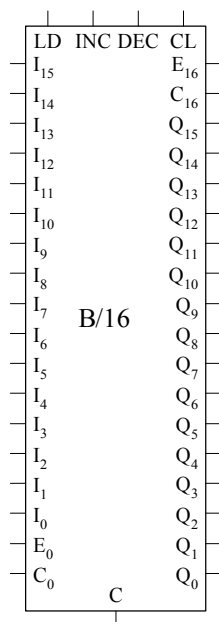
Tabela 38 Četvororazredni brojač



Slika 113 Strukturna šema četvororazrednog brojača

11.3 ŠESNAESTORAZREDNI BROJAČ

Razmatra se šesnaestorazredni brojač kod koga su ulazni informacijski signali I_{15} , I_{14} , ..., I_1 , I_0 , C_0 i E_0 , ulazni upravljački signali LD, INC, DEC i CL, ulazni signal takta C i izlazni informacijski signali Q_{15} , Q_{14} , ..., Q_1 , Q_0 , C_{16} i E_{16} . Aktivna vrednost svih ovih signala je 1 i neaktivna vrednost 0. Grafički simbol šesnaestorazrednog brojača je dat na slici 114.



Slika 114 Grafički simbol šesnaestorazrednog brojača

Zakon funkcionisanja šesnaestorazrednog brojača je dat u obliku tablice na slici 115 pri čemu su

$$C_1 = Q_0 \cdot C_0$$

$$\dots$$

$$C_{14} = Q_{13} \cdot C_{13} = Q_{13} \cdot Q_{12} \cdot \dots \cdot Q_1 \cdot Q_0 \cdot C_0$$

$$C_{15} = Q_{14} \cdot C_{14} = Q_{14} \cdot Q_{13} \cdot \dots \cdot Q_1 \cdot Q_0 \cdot C_0$$

$$E_1 = \overline{Q}_0 \cdot E_0$$

$$\dots$$

$$E_{14} = \overline{Q}_{13} \cdot E_{13} = \overline{Q}_{13} \cdot \overline{Q}_{12} \cdot \dots \cdot \overline{Q}_1 \cdot \overline{Q}_0 \cdot E_0$$

$$E_{15} = \overline{Q}_{14} \cdot E_{14} = \overline{Q}_{14} \cdot \overline{Q}_{13} \cdot \dots \cdot \overline{Q}_1 \cdot \overline{Q}_0 \cdot E_0$$

ulaz	I ₁₅	I ₁₄	...	I ₁	I ₀	C ₀	E ₀	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	LD	INC	DEC	CL
1	I ₁₅	I ₁₄	...	I ₁	I ₀	C ₀	E ₀	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	0	0	0	0
2	I ₁₅	I ₁₄	...	I ₁	I ₀	C ₀	E ₀	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	1	0	0	0
3	I ₁₅	I ₁₄	...	I ₁	I ₀	C ₀	E ₀	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	0	1	0	0
4	I ₁₅	I ₁₄	...	I ₁	I ₀	C ₀	E ₀	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	0	0	1	0
5	I ₁₅	I ₁₄	...	I ₁	I ₀	C ₀	E ₀	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	0	0	0	1

ulaz	Q ₁₅ (t+1)	Q ₁₄ (t+1)	...	Q ₁ (t+1)	Q ₀ (t+1)	C ₁₆	E ₁₆
1	Q ₁₅	Q ₁₄	...	Q ₁	Q ₀	0	0
2	I ₁₅	I ₁₄	...	I ₁	I ₀	0	0
3	Q ₁₅ ⊕C ₁₅	Q ₁₄ ⊕C ₁₄	...	Q ₁ ⊕C ₁	Q ₀ ⊕C ₀	Q ₁₅ ·C ₁₅	0
4	Q ₁₅ ⊕E ₁₅	Q ₁₄ ⊕E ₁₄	...	Q ₁ ⊕E ₁	Q ₀ ⊕E ₀	0	$\overline{Q}_{15} \cdot E_{15}$
5	0	0	...	0	0	0	0

Slika 115 Zakon funkcionisanja šesnaestorazrednog brojača dat u obliku tablice

Zakon funkcionisanja šesnaestorazrednog brojača je dat Bulovim izrazima

$$Q_{15}(t+1) = LD \cdot I_{15} + INC \cdot (Q_{15} \oplus C_{15}) + DEC \cdot (Q_{15} \oplus E_{15}) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_{15}$$

$$Q_{14}(t+1) = LD \cdot I_{14} + INC \cdot (Q_{14} \oplus C_{14}) + DEC \cdot (Q_{14} \oplus E_{14}) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_{14}$$

...

$$Q_1(t+1) = LD \cdot I_1 + INC \cdot (Q_1 \oplus C_1) + DEC \cdot (Q_1 \oplus E_1) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_1$$

$$Q_0(t+1) = LD \cdot I_0 + INC \cdot (Q_0 \oplus C_0) + DEC \cdot (Q_0 \oplus E_0) + CL \cdot 0 + (\overline{LD+INC+DEC+CL}) \cdot Q_0$$

i

$$C_1 = Q_0 \cdot C_0$$

...

$$C_{14} = Q_{13} \cdot C_{13} = Q_{13} \cdot Q_{12} \cdot \dots \cdot Q_1 \cdot Q_0 \cdot C_0$$

$$C_{15} = Q_{14} \cdot C_{14} = Q_{14} \cdot Q_{13} \cdot \dots \cdot Q_1 \cdot Q_0 \cdot C_0$$

$$C_{16} = Q_{15} \cdot C_{15} = Q_{15} \cdot Q_{14} \cdot \dots \cdot Q_1 \cdot Q_0 \cdot C_0$$

$$E_1 = \overline{Q_0} \cdot E_0$$

...

$$E_{14} = \overline{Q_{13}} \cdot E_{13} = \overline{Q_{13}} \cdot \overline{Q_{12}} \cdot \dots \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot E_0$$

$$E_{15} = \overline{Q_{14}} \cdot E_{14} = \overline{Q_{14}} \cdot \overline{Q_{13}} \cdot \dots \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot E_0$$

$$E_{16} = \overline{Q_{15}} \cdot E_{15} = \overline{Q_{15}} \cdot \overline{Q_{14}} \cdot \dots \cdot \overline{Q_1} \cdot \overline{Q_0} \cdot E_0$$

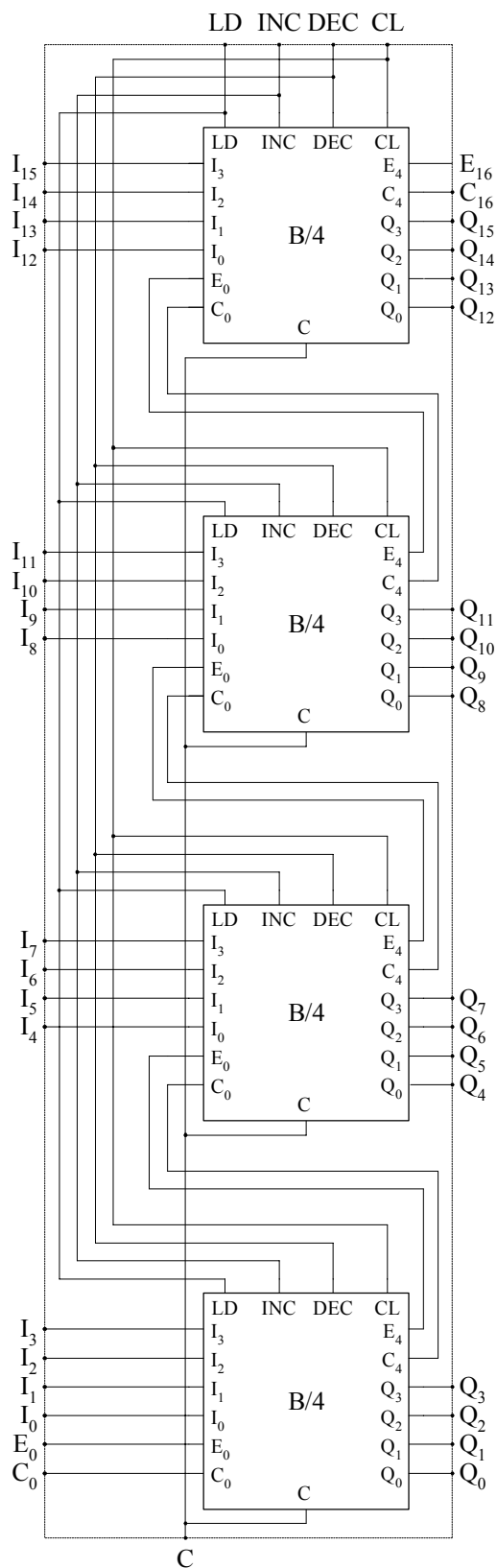
Strukturna šema šesnaestorazrednog brojača je data na slici 116.

ZADATAK 5. Realizovati strukturnu šemu šesnaestorazrednog brojača prema slici 116, dovesti na ulaze I_{15} , I_{14} , ..., I_1 , I_0 , C_0 , E_0 , LD , INC , DEC i CL vrednosti iz tabele 39, ulaz C menjati sa 0 na 1 i obratno i popuniti u tabeli vrednosti za Q_{15} , Q_{14} , ..., Q_1 , Q_0 , $Q_{15}(t+1)$, $Q_{14}(t+1)$, ..., $Q_1(t+1)$, $Q_0(t+1)$, C_{16} i E_{16} .

ulaz	I_{15}	I_{14}	...	I_1	I_0	C_0	E_0	Q_{15}	Q_{14}	...	Q_1	Q_0	LD	INC	DEC	CL
0	0	1	...	0	1	1	1			...			1	0	0	0
1	1	1	...	1	1	1	0			...			0	1	0	0
2	1	1	...	1	1	0	1			...			0	1	0	0
3	1	1	...	1	1	1	0			...			0	0	1	0
4	1	1	...	1	1	1	1			...			0	0	1	0
5	1	1	...	1	1	1	1			...			1	0	0	0
6	1	1	...	1	1	1	1			...			0	1	0	0
7	1	1	...	1	1	1	1			...			0	0	1	0
8	1	1	...	1	1	1	1			...			0	0	0	1

ulaz	$Q_{15}(t+1)$	$Q_{14}(t+1)$...	$Q_1(t+1)$	$Q_0(t+1)$	C_{16}	E_{16}
0			...				
1			...				
2			...				
3			...				
4			...				
5			...				
6			...				
7			...				
8			...				

Tabela 39 Šesnaestorazredni brojač



Slika 116 Strukturna šema šesnaestorazrednog brojača

12 LITERATURA

1. B. Lazić, *Logičko projektovanje računara*, Nauka—Elektrotehnički fakultet, Beograd, 1994.
2. D. Živković, M. Popović, *Impulsna i digitalna elektronika*, Nauka—Elektrotehnički fakultet, Beograd, 1992.
3. J. Djordjevic, A. Milenkovic, N. Grbanovic, “*An Integrated Educational Environment for Teaching Computer Architecture and Organisation*,” IEEE MICRO, May 2000, pp. 66-74.
4. J. Djordjevic, M. R. Barbacci, B. Hosler, *A PMS Level Notation for the Description and Simulation of Digital Systems*, The Computer Journal, Vol. 28, No. 4, pp. 357-365, 1985.
5. S. Miladinović, J. Đorđević, A. Milenković, *Programski sistem za grafički opis i simulaciju digitalnih sistema*, Zbornik radova ETRAN 1997, Zlatibor, Jugoslavija, Jun 1997.
6. N. Grbanovic, J. Djordjevic, B. Nikolić, *The Software Package for an Educational Computer System*, International Journal on Electrical Engineering Education, Vol. 40, No. 4, Oct 2003, pp. 270-284..
7. J. Djordjevic, A. Milenkovic, I. Todorovic, D. Marinov, “*CALCAS: A Computer Architecture Learning and Knowledge Assessment System*,” IEEE TC Computer Architecture Newsletter, March 1999.
8. J. Đorđević, *Priručnik iz arhitekture računara*, Elektrotehnički fakultet, Beograd, 1997.
9. J. Đorđević, *Priručnik iz arhitekture i organizacije računara*, Elektrotehnički fakultet, Beograd, 1997.
10. J. Đorđević, *Arhitektura računara, Edukacioni računarski sistem, Arhitektura i organizacija računarskog sistema*, Elektrotehnički fakultet, Beograd, 2002.
11. J. Đorđević, N. Grbanović, B. Nikolić, Z. Radivojević, *Arhitektura računara, Edukacioni računarski sistem, Priručnik za simulaciju sa zadacima*, Elektrotehnički fakultet, Beograd, 2004.